

# 전력용 반도체 소자를 이용한 한류형 무접점 차단기 개발 연구

(A Study on the Development of Current Limiting Solid-  
State Circuit Breaker by using Power Semiconductor)

研 究 機 關

財團法人 韓國電氣研究所

科 學 技 術 處

## 제 출 문

과학기술처 장관 귀하

본 보고서를 “전력용 반도체 소자를 이용한 한류형 무접점 차단기 개발 연구” 사업의 1차년도 보고서로 제출합니다.

1990년 12월

주관연구기관명 : 한국전기연구소

총괄책임자 : 이 우 영

연구원 : 허 창 수

김 진 봉

박 도 영

민 원 기

변 영 복

# 요 약 문

## 1. 제 목

전력용 반도체 소자를 이용한 한류형 무접점 차단기 개발연구

## 2. 연구의 목적 및 중요성

현재까지 차단기는 많은 연구에 힘입어 소호매질에 대한 차단특성 및 기계적 구동장치 분야에서 꾸준한 발전을 계속하였지만 아-크 소호방식을 통한 차단기능 수행에는 변함이 없어 사고발생시 신속한 차단이 어렵고 보수의 필요성등이 문제점으로 차단기의 성력화, 고속화에 어려운 점이 있다. 이러한 점들을 해결하고자 저전압에만 주로 사용되던 반도체소자들이 최근 대용량으로 개발되면서 기존의 차단기에 비해 동작속도가 빠르고 투입위상조정이 용이하고 소음 및 진동이 없으며 수명이 반영구적이어서 보수의 필요가 거의 없는 반도체소자를 이용한 차단기술확보를 위해 새로운 방식의 반도체차단기 구조를 제안하고 software 및 hardware 적인 방법으로 차단특성을 분석, 실증하여 반도체 차단기 설계 기술을 확립하고자 한다.

## 3. 연구개발의 내용 및 범위

- 1) 3.6KV, 400A, 10KA 한류형 무접점 차단기 개발 기술 확립
- 2) 차단기 동작회로 설계
- 3) prototype 차단기 제작과 특성분석

## 4. 결 론

본 과제에서는 자기소호형 소자인 GTO 와 한류저항을 사용한 새로운 방

식의 반도체 차단기를 제안하고 이 차단기의 사고전류 차단시 과도현상을 수식적 모델과 EMTP를 이용하여 분석함으로써 반도체 차단기 설계에 필요한 기본적 연구를 수행하였다. 또 제안된 방식의 prototype 반도체 차단기를 제작하여 동작특성 실험을 실시하였으며, 이에 필요한 차단기 투입 및 trip 회로를 설계 제작하였다.

## SUMMARY

### I. TITLE :

A Study on the Development of Current Limiting Solid–State Circuit Breaker by using Power Semiconductor.

### II. Objectives and Importance :

Up to now, there were many studies on the mechanical circuit breaker in order to enhance its performance of interrupting fault current, but it has some difficulty for reducing its interrupting performance time drastically as well as minimizing the need for maintenance.

In order to compensate for their shortcoming of mechanical circuit breaker, solid state circuit breaker which has no mechanical moving parts is considered with the recent progress in the area of fabrication technique of power semiconductor device and its application.

Solid–state circuit breaker has some merits compared to mechanical one i.e. maintenance free, short performance time and controllable closing phase, etc.

In this study we deal with newly developed solid state circuit breakers and analyze the interrupting phenomenon with software.

And we also take the performance test of prototype solid state circuit breaker in the laboratory.

### **III. Contents :**

- 1) A study on the development of current limiting solid state circuit breaker (3.6KV, 400A, 10KA)
- 2) Development of closing and trip circuit
- 3) Development of prototype solid state circuit breaker

### **IV. Conclusion :**

This study deals with newly development solid-state circuit breaker using GTO and current limiting resistor.

Transient phenomenon is analyzed by mathematical model and EMTP (Electro Magnetic Transient Program) and the results are confirmed by the performance test with prototype circuit breaker at laboratory.

# CONTENTS

<b>I. Introduction</b> .....	9
<b>II. Structure and performance characteristic of C.B.</b> .....	11
<b>III. Transient phenomenon Analysis</b> .....	19
1. Analysis with mathematical model .....	20
2. Analysis with EMTP .....	26
<b>IV. C.B. Control circuit &amp; performance test</b> .....	38
1. C.B. control circuit .....	38
2. Performance test at lab. ....	49
<b>V. Thyristor string for high voltage applications</b> .....	54
1. Voltage sharing circuit during steady state .....	54
2. Voltage sharing circuit during turn-on and turn-off .....	57
3. Trigger circuit for thyristor string .....	60
<b>VI. Conclusion</b> .....	65
<b>Reference</b> .....	67

# 목 차

제 1 장 개 요 .....	9
제 2 장 차단기 구성 및 동작 특성 .....	11
제 3 장 과도현상 해석 .....	19
1. 수직적 모델에 의한 과도현상해석 .....	20
2. EMTP에 의한 과도현상해석 .....	26
제 4 장 차단기 동작회로 및 전류차단특성 실험 .....	38
1. 차단기 동작회로 .....	38
2. 모의 사고전류 차단 특성 실험 .....	49
제 5 장 차단소자의 직렬결선시 특성 .....	54
1. 소자의 정특성에 의한 영향 .....	54
2. 소자의 동특성에 의한 영향 .....	57
3. 직렬 결선시 소자 trigger 회로 .....	60
제 6 장 결 론 .....	65
참고문헌 .....	67

# 제 1 장 개 요

전력용 차단기는 직류, 교류로 혹은 소호매체 즉 기체 액체 진공등에 의한 형태로 나누어지고 각각의 특징있는 소호작용으로 사용되어 지고 있다. 전류차단의 경우 회로전압이 최소 발호(發弧) 전압 이하로 되거나 차단전류가 최소유지전류 이하로 되지 않으면 전극간에 아-크가 점호되기 때문에 전류차단이 이루어지지 않으므로 아-크소호의 방법이 문제로 제기되며 아-크를 소호매체로 냉각시켜 온도를 내리는 방법, 회로전압을 아-크유지전압 이하로 만드는 방법, 아-크를 구성하는 전자 또는 이온을 제거하는 방법등으로 차단기능을 수행하고 있다.

특히 교류의 경우에는 반파마다 전류 zero점이 생기기 때문에 직류에 비해 소호현상에는 많은 차이점이 있으며 아-크에 의한 역전압의 발생보다 전류 zero점이 일단 소호된 전극간의 절연내력을 빨리 회복하도록 하는 것이 차단 성패의 주요한 역할을 하게된다.

소호방식에 따른 차단기의 종류로서는 기중차단기, SF<sub>6</sub>가스차단기등의 기체차단기와 진공을 소호매체로한 진공차단기 또 유입차단기와 같은 액체 차단기들로 주로 구분할 수 있으며 차단방식에 의한 분류로서는 재기전압의 조건을 완화시켜 주기 위한 저항차단방식 고전압화를 기하기 위해 각 차단부를 직렬로 연결한 다중차단방식 등이 있다.

일반적으로 사용되는 차단기의 종류들은 대체로 이와 같이 분류할 수 있지만 이들 방식과 전혀다른 원리를 이용한 것으로 전력용 반도체를 차단소자로 사용하는 무접점 차단기를 들 수 있다.

이는 기계적 차단기가 이룩하고자하는 고속차단, 무 아-크, maintenance free등의 이상적 차단기 특성을 만족시킬 수 있는 많은 가능성을 내포하고 있어 대용량 power 반도체 소자의 제조기술 및 응용기술이 발전함에

따라 관심의 대상이 되어오고 있으며 특히 다변도, 고속개폐가 필요한 곳이나 돌입전류 제어를 위한 soft-start 기능이 필요한 곳, 전철용 직류차단기등에 점차 사용되어져 가고 있다. 그리고 반도체 차단기의 차단방식으로는 교류차단기에서 사고전류 통전후 약 반사이클 이후 차단하는 half cycle 차단방식과 사고전류를 사고직후 차단하는 current limiting 차단방식으로 구분할 수 있으며<sup>(1)</sup> 각각 사고전류 반사이클의 통전과 회로에너지 방출을 위한 대책 장구가 수반 되어져야 한다.

본 과제에서는 사고전류를 한류시켜 교류전류 zero점에서 차단하게하는 형태로 half cycle 방식과 current limiting 방식을 절충한 새로운 차단방식을 선택하여 software 와 hardware 적인 방법으로 사고전류차단시의 과도현상을 분석하므로, 새로운 구조의 반도체 차단기 설계에 필요한 기본적인 연구를 수행하였고, 또한 차단기 동작제어회로를 설계하여 본 차단기의 특성을 구현할 수 있게하므로 실험실적으로 hardware 적인 모의를 실시하여 본 차단방식의 실현가능성을 확인하였으며 추후 고압화에 필수 조건이 될 차단소자들의 직렬결선에 관한 문제점을 조사함으로 본 차단기의 정격전압 증대에 따른 연구수행 방향을 제시하였다.

이후 단계적으로 차단기 냉각 시스템에 관한 연구 및 고전압화에 따른 연구를 차기 연구기간에 수행하므로 무접점차단기의 구성을 현실화하여 차단기분야의 성능향상에 이바지 하고자한다.

## 제 2 장 차단기 구성 및 동작특성

전력용 반도체소자를 이용하여 교류용 차단기를 구성하는데는 여러가지 형태의 구조를 생각할 수 있으나 본 연구에서는 사고전류를 일정크기의 전류로 한류시켜 과대한 전류의 흐름을 짧은시간내에 억제하고 한류된 전류를 자연영점에서 차단되게 함으로 회로에 함유된 에너지가 거의 없는 상태에서 차단하여 전류차단시 과대한 과도전압이 발생되지 않는, half cycle 방식과 current limiting 방식의 혼합적인 형태를 사용하고자하며 이는 주 차단소자로 자기소호형소자인 GTO (Gate Turn-Off thyristor) 를 사용하고 이와 병렬로 한류저항 ( $R_L$ )을 결선한 구조로 그림 2.1과 같이 나타낼 수 있다.

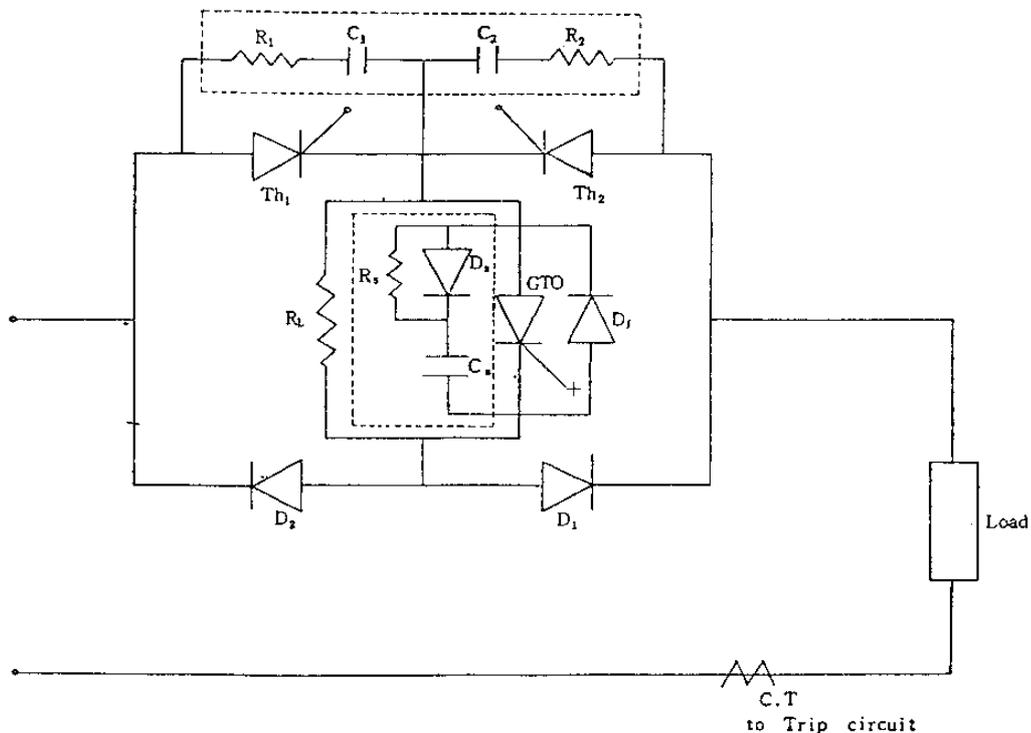


그림 2.1 반도체 차단기 구조

이 그림에서 보는바와 같이 2개의 thyristor arm ( $Th_1, Th_2$ )과 2개의 diode arm ( $D_1, D_2$ ) 1개의 GTO arm이 브릿지 회로로 구성되어 차단기 1상을 담당하며 GTO arm 과 병렬로 결선되어 사고전류의 한류 역할을 하는 한류저항  $R_L$ 과 GTO와 thyristor의 보호용 snubber 회로 등이 포함되어져 전체를 이루고 있다.

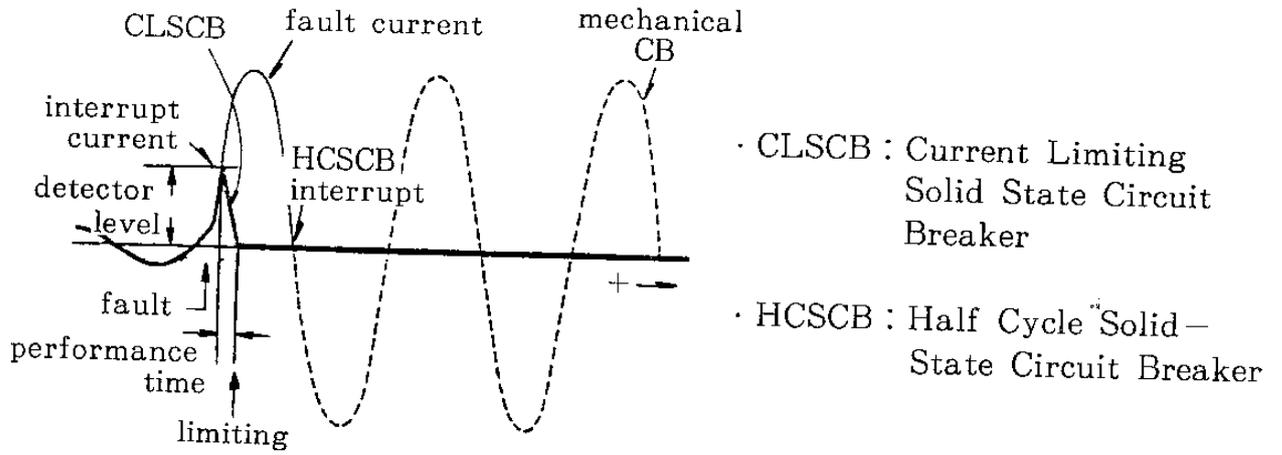
이 반도체 차단기의 전류차단시 동작형태를 알아보기위해 기존 방식 차단기의 차단시 전류파형과 함께 본 차단기의 파형을 그림 2.2에 나타내었다.

그림 2.2의 a)는 사고전류를 약 3cycle 가량 통전시키는 기계식 점점차단기와 약 half cycle 동안 통전시키는 half cycle 방식의 차단기 (CLSCB)의 차단시 전류파형을 비교한 것이며 b)에는 본 과제에서 구성한 차단방식으로 수행한 전류차단시 전류, 전압파형을 EMTP로 모의하여 나타낸 것이다. 이 파형들로부터 알수있는 바와같이 사고전류가 한류저항  $R_L$ 에 의해 일정한 크기이하로 제한되어고 전류자연영점에서 최종차단되며 이 과정에서 발생하는 과도전압현상은 사고전류의 GTO소자에 의한 차단과 thyristor( $Th_1, Th_2$ )에 의한 한류전류의 차단시 각각 발생하게 된다.

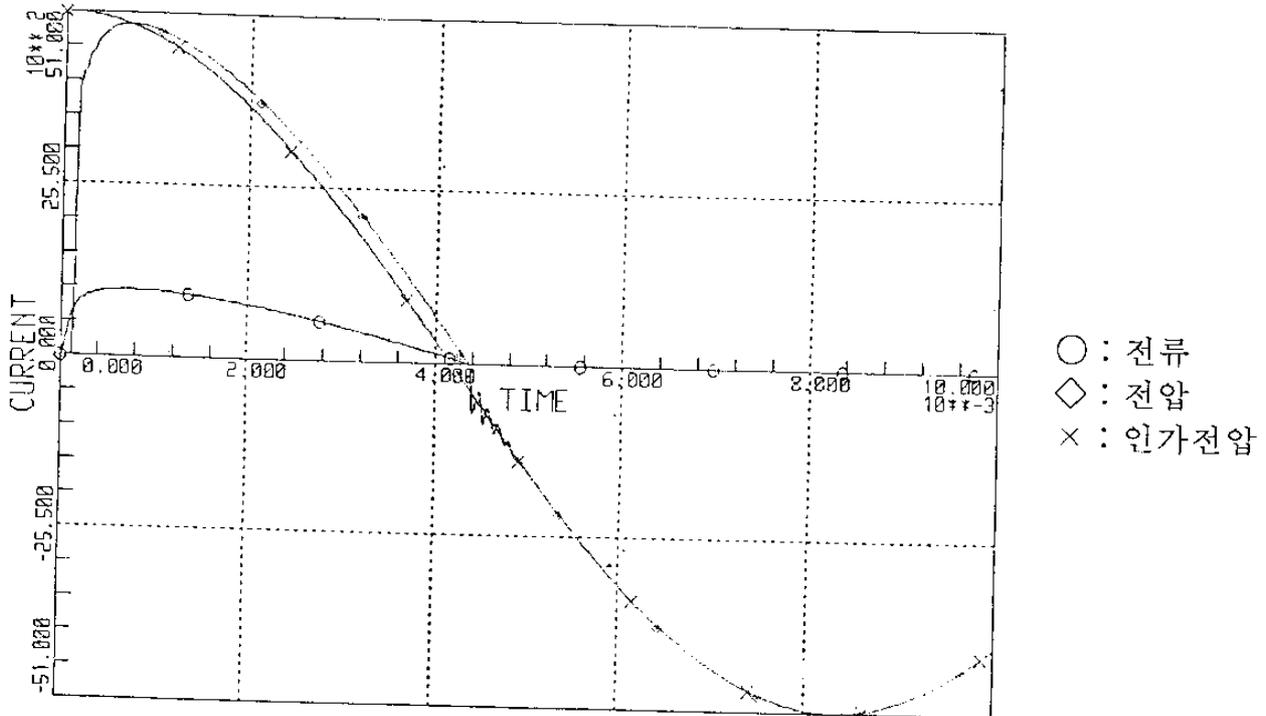
제한된 사고전류의 자연영접시 발생하는 과도전압이 한류저항  $R_L$ 의 영향으로 전원전압과 한류된 전류의 위상차가  $(90^\circ - \tan^{-1} \frac{R}{\omega L})$ 로 작아져 그림 2.2에서 보는 바와같이 작은 값을 가지게되므로 용이하게 차단될 수 있으나 GTO 차단시는 보다 많은 과도현상의 분석이 필요하며 이에대해서는 다음장에서 상세히 서술하기로 한다.

본 과제에서는 이와같은 구조의 prototype 차단기를 설계제작하여 동작 특성을 실증하였으며, 이제부터 제작된 prototype 차단기의 구조와 소자 주요사양 그리고 실제동작상태에 대해 살펴보기로 한다.

prototype 차단기의 기본구조는 그림 2-1과 같은 구조이나 각 arm에는 두개의 소자를 직렬로 결선하여 고압화에 따른 불가피한 직렬결선의 특성



(a) 기존 차단기의 전류파형



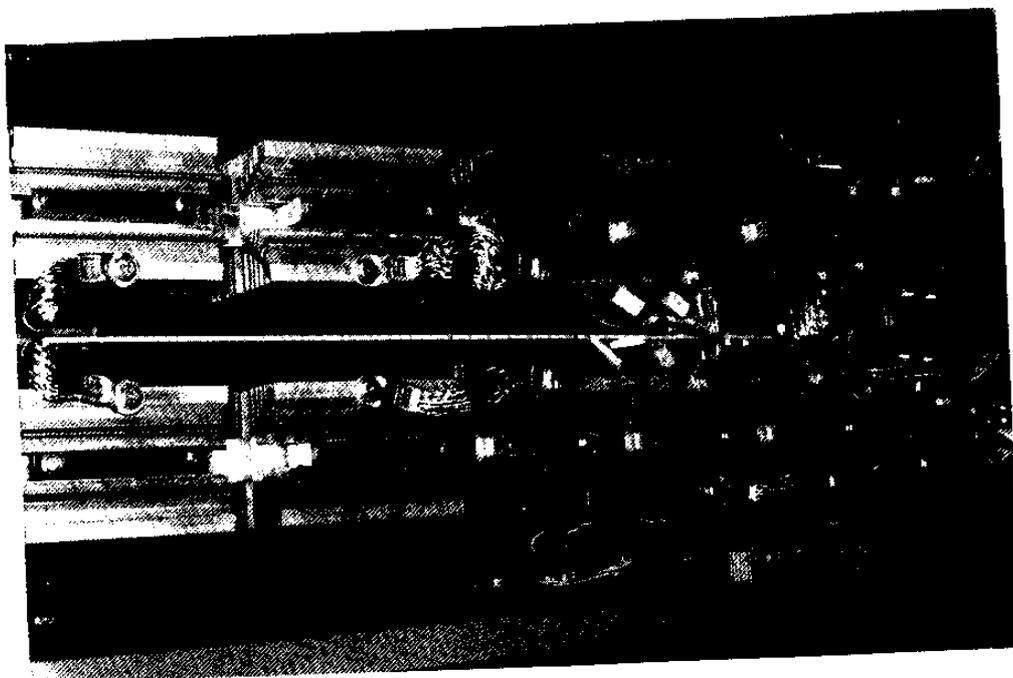
(b) 구성된 차단기의 전류 전압 파형

그림 2.2 차단형태에 따른 전류 파형

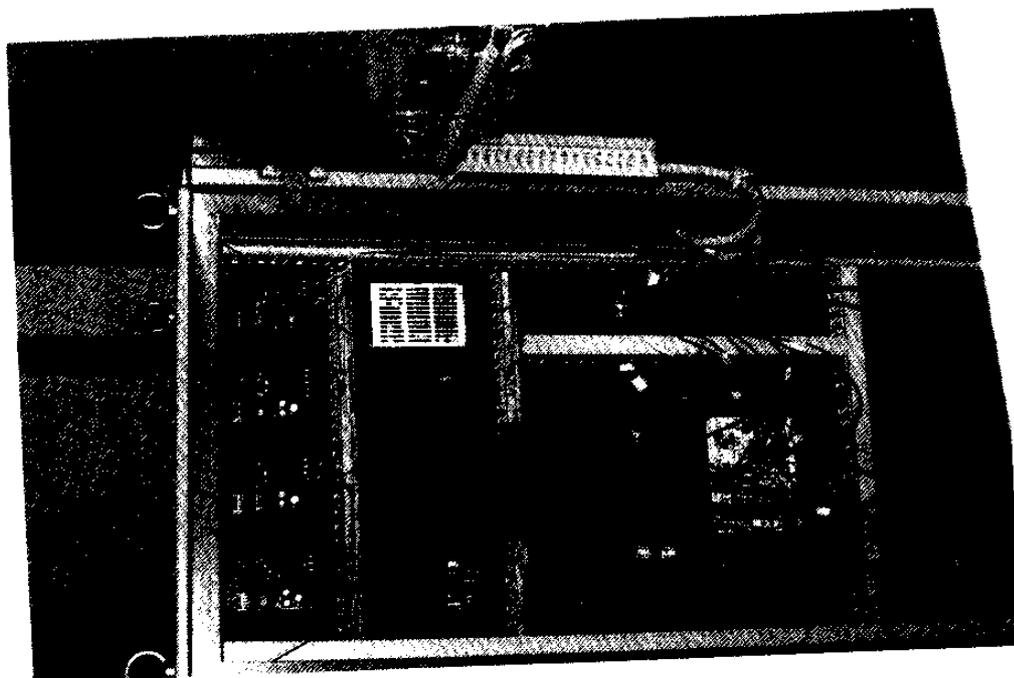
연구를 실시할 수 있도록 하였으며 차단기 동작조정회로를 설계하므로 동작 특성을 용이하게 분석할 수 있도록 하였다.

구체적 냉각 방식에 관한 연구는 차기 수행내용으로 되어있으나 본 차단

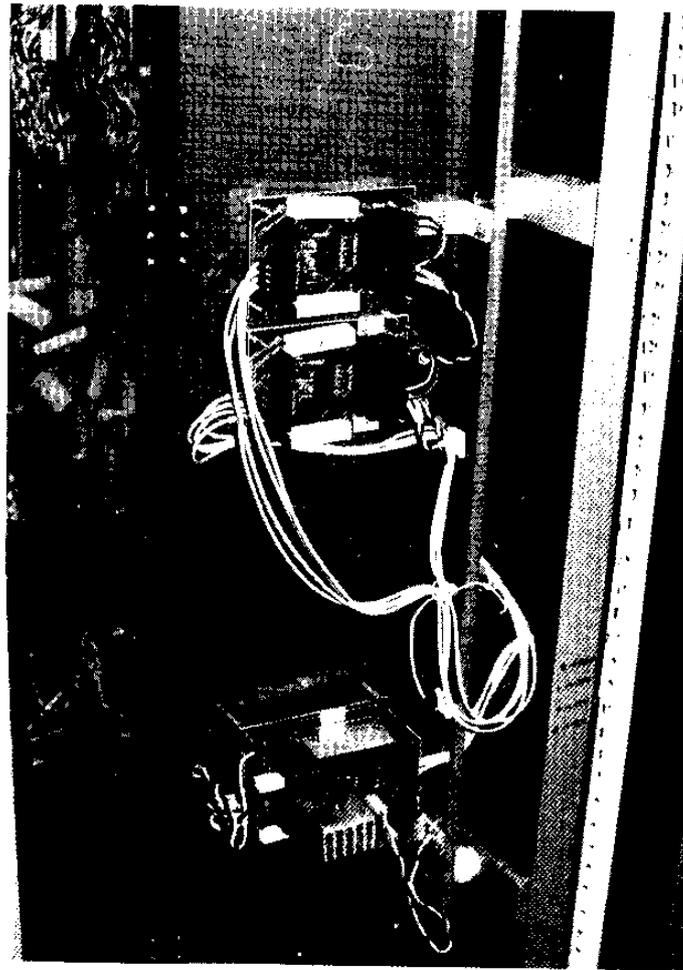
기에서는 일단 구성상 용이한 heat sink를 이용한 natural cooling 방식을 채택하여 구성하였으며 prototype 차단기의 외관과 각 부분은 사진 1에서 보는 바와같고 구성소자들의 중요 사양은 표 2.1과 같다.



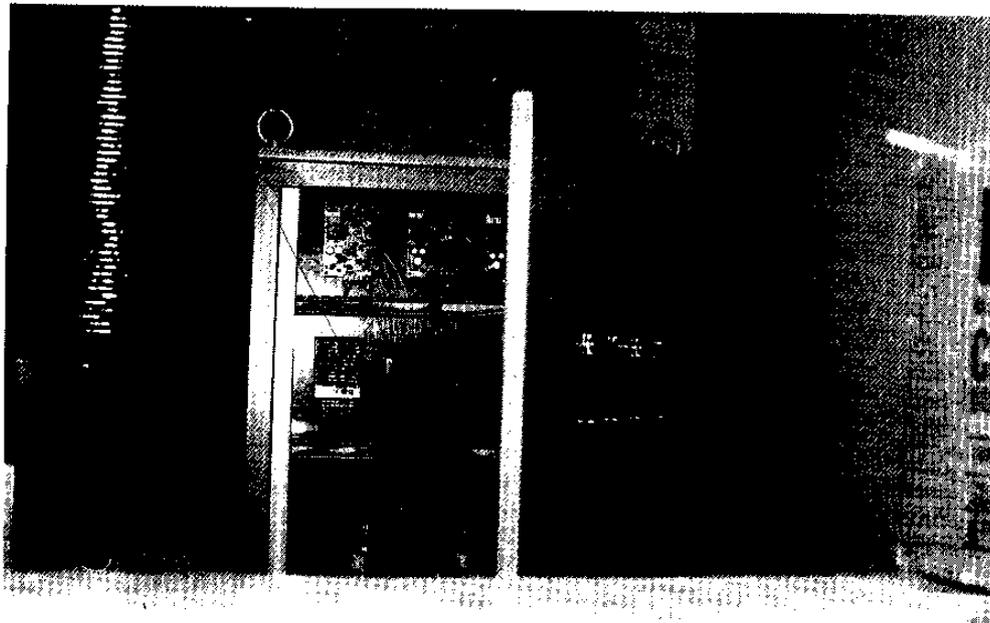
(a) prototype 차단기의 차단부



(b) prototype 차단기의 동작조정회로부



(c) prototype 차단기의 gate구동부



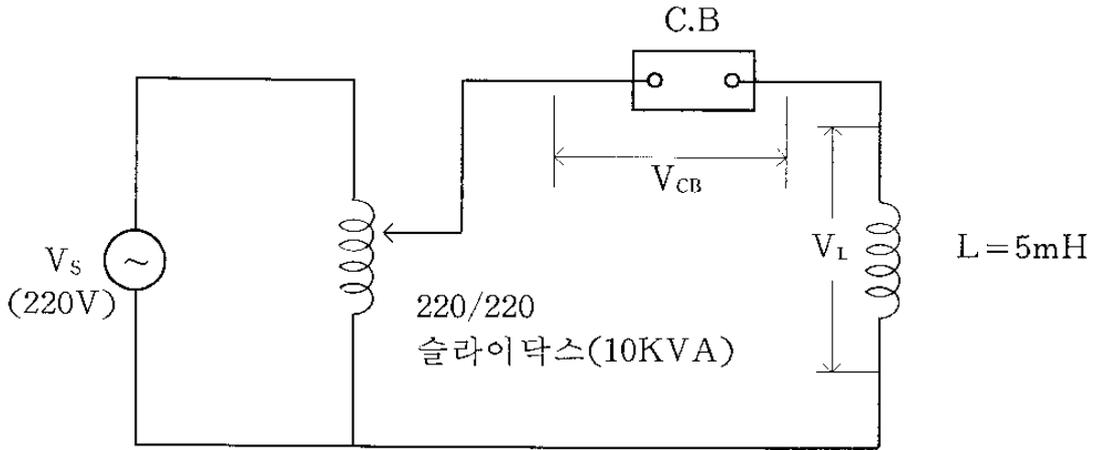
(d) prototype 차단기 전면

사진 2.1 prototype 차단기의 외관

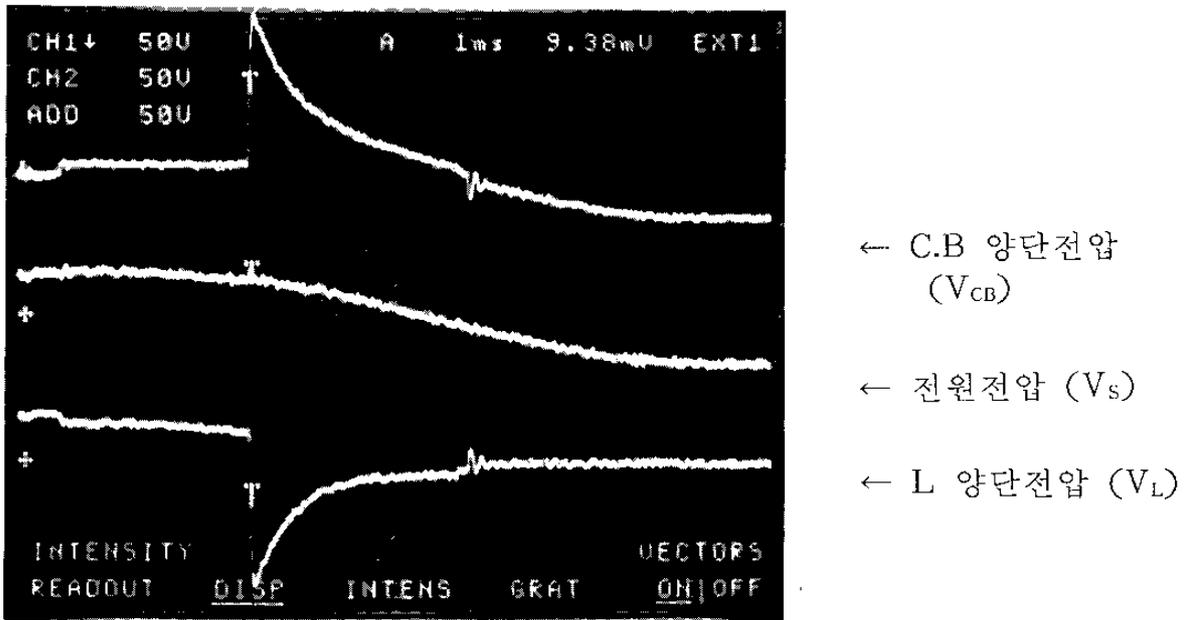
표 2.1 차단기 소자 사양

소자명	Model명	주요 사양	비고
1. GTO	1201 PGA 120A (IR)	<ol style="list-style-type: none"> <li>1. <math>V_{DRM} = 1,200V</math></li> <li>2. <math>I_{TGM} = 1,200A</math></li> <li>3. <math>I_{T(RMS)} = 550A</math></li> <li>4. <math>dv/dt = 1,000 V/\mu s</math></li> <li>5. flat package type</li> </ol>	<p>○ GTO 통전전류는 전파정류파형</p> $I_{RMS} = \sqrt{\frac{1}{\pi} \int_0^{\pi} I_m^2 \sin^2 \omega t dt} = \frac{I_m}{\sqrt{2}} = 400(A)$
2. Thyristor	1003 PAB 250 (IR)	<ol style="list-style-type: none"> <li>1. <math>V_{RRM} = 2,500V</math></li> <li>2. <math>I_{AV} = 1,000A</math></li> <li>3. <math>dv/dt = 200 V/\mu s</math></li> <li>4. <math>I_{TSM} = 16,000 A</math></li> <li>5. flat package type</li> </ol>	<p>○ Thyristor와 Diode의 통전전류는 반파정류파형</p> $I_{RMS} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} I_m^2 \sin^2 \omega t dt} = \frac{I_m}{2} = 283.5(A)$ $I_{AV} = \frac{I_m}{\pi} = 180.5(A)$
3. Diode	801 PJA 400 (IR)	<ol style="list-style-type: none"> <li>1. <math>V_{PRM} = 4,000V</math></li> <li>2. <math>I_{AV} = 800A</math></li> <li>3. <math>I_{FSM} = 16,000A</math></li> <li>4. flat package type</li> </ol>	
4. Diode (snubber용)	100MLS 250 (IR)	<ol style="list-style-type: none"> <li>1. <math>V_{RRM} = 2,500V</math></li> <li>2. <math>I_{F(RMS)} = 160A</math></li> <li>3. stud type</li> </ol>	<p>○ GTO의 snubber diode로 사용</p> <p>○ fast recovery 특성을 지님</p>

prototype 차단기의 동작특성을 알아보기 위해 그림 2.3 (a)과 같이 회로를 구성하여 특성시험을 실시하고 전류 차단시 전압파형을 측정하였으며 그 결과를 그림 2.3 (b)에 나타내었다.



(a) 동작 특성 시험회로



(b) 전류차단시 전압파형

그림 2.3 차단기 동작특성 시험회로 및 측정결과

측정된 신호들은 prototype 차단기 양단전압 ( $V_{CB}$ ), 전원전압 ( $V_s$ ), 그리고 L양단에 인가되는 전압 ( $V_L$ ) 이며  $V_{CB}$  와  $V_L$ 에 GTO가 전류를 차단할 때 과도전압과 thyristor가 최종차단할때 과도전압이 나타나는 것을 볼 수 있으며 thyristor의 차단시점이 한류저항의 영향으로 전원전압 ( $V_s$ ) 영점부근에서 이루어져 GTO 차단시점에 비해 아주 작은 과도전압이 발생됨을 볼 수 있다.

이 결과는 prototype 차단기의 동작상태가 EMTP를 분석한 그림 2-2의 b)와 일치하며 한류저항  $R_L$ 의 크기에 따라 GTO 차단시 과도전압 크기와 최종 차단점의 전원전압에 대한 위상각이 변화됨을 알 수 있다.

본 실험에서는 사용된 슬라이다스의 용량 (10KVA)관계로 약 20A 정도의 통전 전류 상황에서 실험을 실시하였으나, 차단기 구조에 따른 동작상태를 확인하는데는 충분하리라 기대되며, GTO 차단시 과도현상분석을 위한 실험으로 다음장에서 콘덴서 방전전류를 이용한 실제 사고전류 모의 실험을 실시하기로 한다.

이상에서는 제안된 반도체 차단기에 관한 구조와 동작특성에 대해 살펴 보았으며 또 prototype 차단기를 제작하여 동작상태를 확인함으로써 각 소자들이 전류차단시 과도 현상에 미치는 영향들에 대해 다음장에서 기술할 차단현상의 software simulation에 의한 결과와 비교할 수 있도록 하였다.

### 제 3 장 과도현상 해석

전력용 반도체 소자를 이용한 차단기 설계에 있어 중요한 부분은 소자의 전류차단시 발생하는 과도전압을 분석하고 그 특성이 소자의 전압 Peak치와 전압 상승률 사양값을 만족하도록 보호회로를 설계하는 것이다.

전장에서 이미 언급한 바와같이 구성된 반도체 차단기의 사고전류차단시 동작에는 GTO가 차단할때의 과도전압과 thyristor가 차단할때의 과도전압이 발생하는 두 시점이 존재하며 이는 그림 3.1에서 표시된 것과 같다.

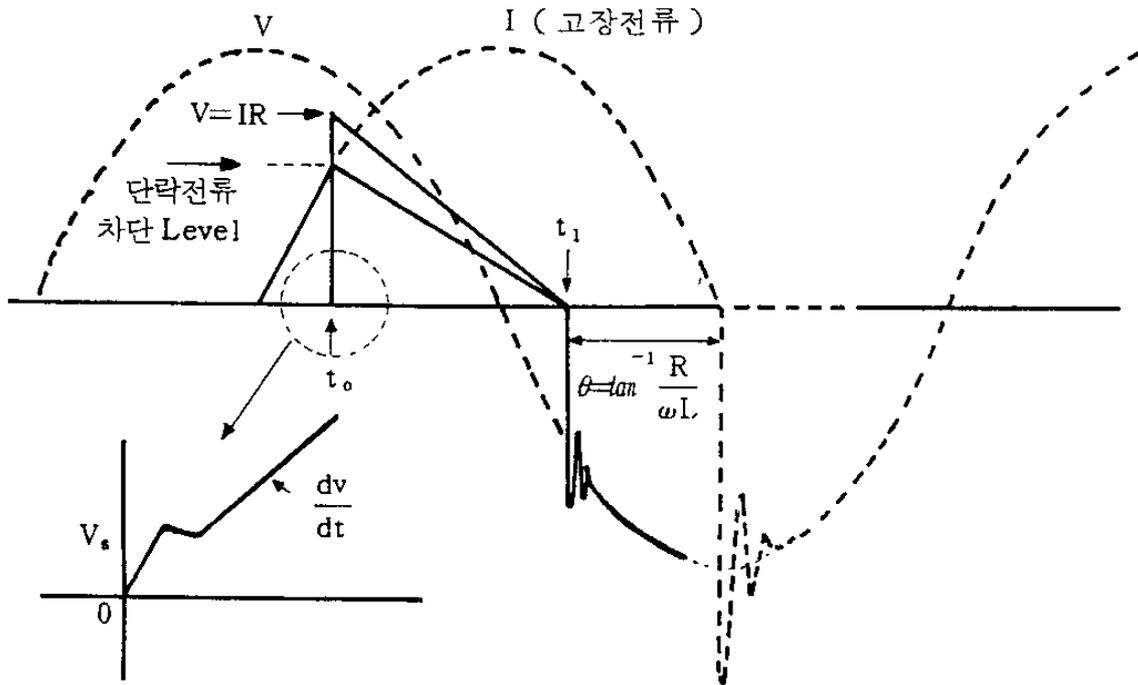


그림 3.1 차단기 전류차단시 전압·전류파형

그림 3.1에서  $t_0$ 는 GTO가  $t_1$ 은 thyristor가 각각 turn-off되며 사고전류가 차단되는  $t_0$ 에서의 과도현상이 실제 차단기의 사고전류차단성패에 많은 영향을 미치게 된다. 그러므로 이의 분석을 위해 차단시 회로에 대

한 수식적 모델을 설립하고 이를 통한 과도현상 해석과 EMTP를 이용한 과도현상 분석으로 제작된 prototype 차단기의 차단결과와 비교검토함으로써 수식적 model 과 EMTP결과의 신뢰성을 확인하고 이를 통한 다양한 형태의 차단환경에 대해 적용되어 질수 있는 반도체 차단기 설계기술을 마련코저 한다.

### 1. 수식적 모델에 의한 과도현상 해석

GTO 차단시 과도전압에 대한 수식적 모델은 과도전압을 두가지 Source 즉 차단시 회로에 축적된 에너지와 인가전원으로 분리하여 생각할 수 있으며 이는 그림 3.2와 같이 표시되어질 수 있다.

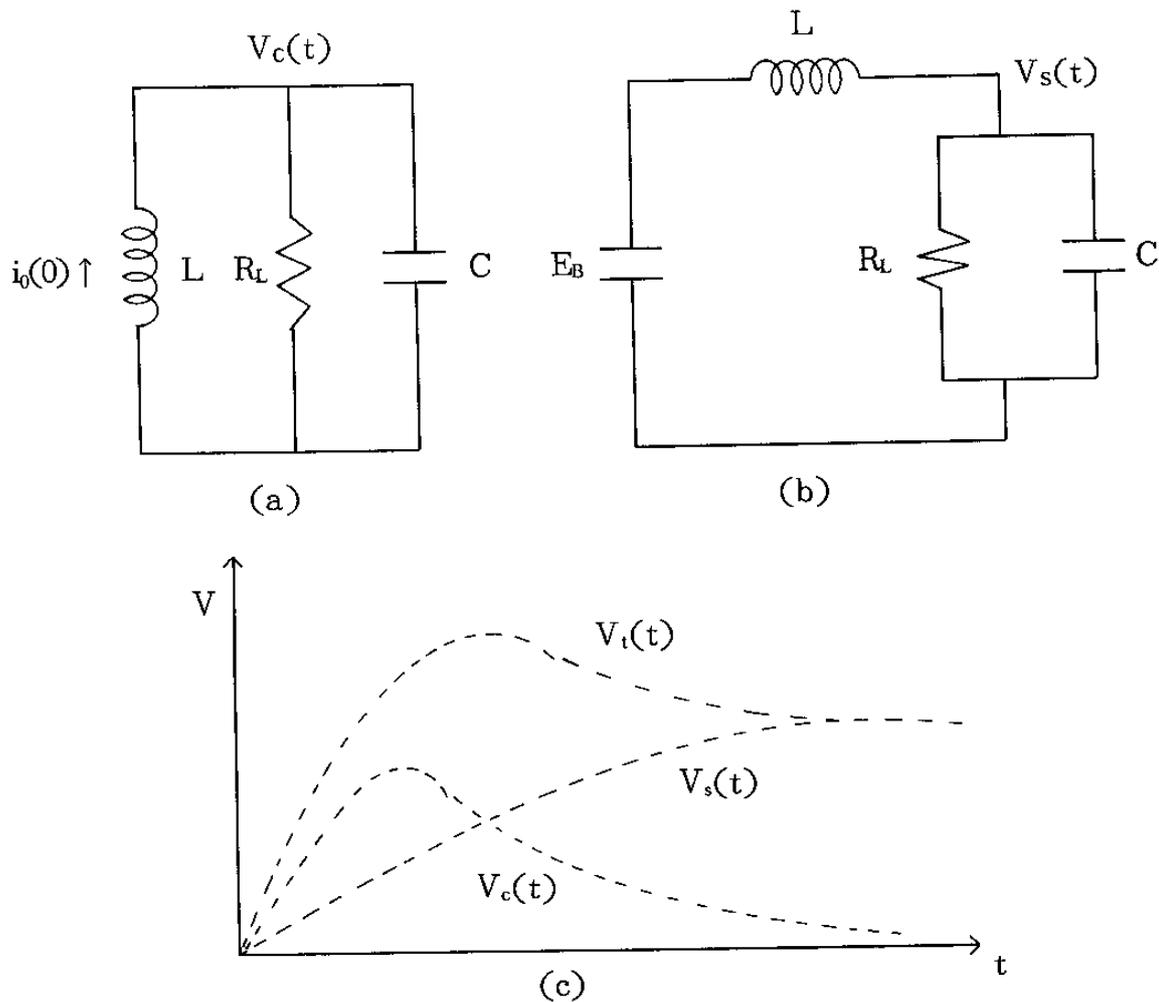


그림 3.2 GTO turn-off시의 회로모델과 전압파형

그림 3.2의 a)의 회로에 의한 전압파형은

$$V_c(t) = \frac{i(0)}{\omega C} \cdot e^{-\alpha t} \sin \omega t \quad \omega_0 > \alpha$$

$$V_c(t) = \frac{i(0)}{\omega C} \cdot e^{-\alpha t} \sinh \omega t \quad \omega_0 < \alpha$$

으로 나타나고 b)의 회로에 의한 전압 파형은

$$V_s(t) = E_B \left\{ 1 - \left( \cos \omega t + \frac{\alpha}{\omega} \sin \omega t \right) e^{-\alpha t} \right\} \quad \omega_0 > \alpha$$

$$V_s(t) = E_B \left\{ 1 - \left( \cosh \omega t + \frac{\alpha}{\omega} \sinh \omega t \right) e^{-\alpha t} \right\} \quad \omega_0 < \alpha$$

로 표시되며 실제 과도전압은

$$V_i(t) = V_c(t) + V_s(t)$$

로 표시될 수 있다.

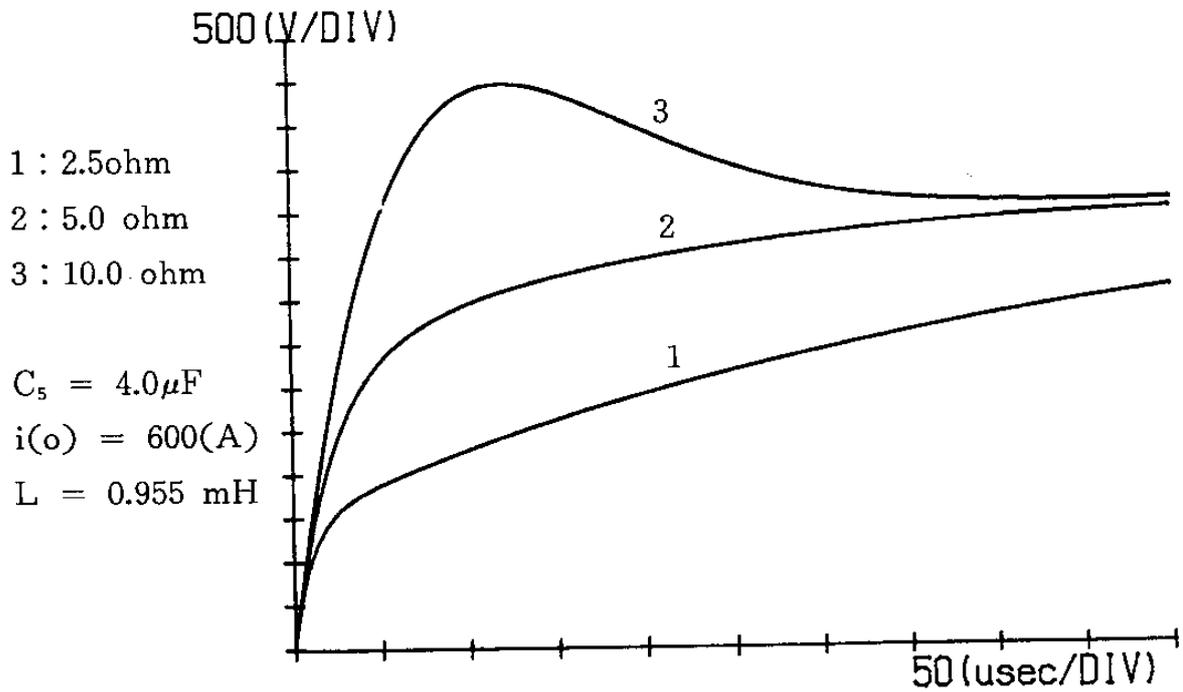
그리고 이에 사용된 각 변수들의 관계는 아래와 같다.

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

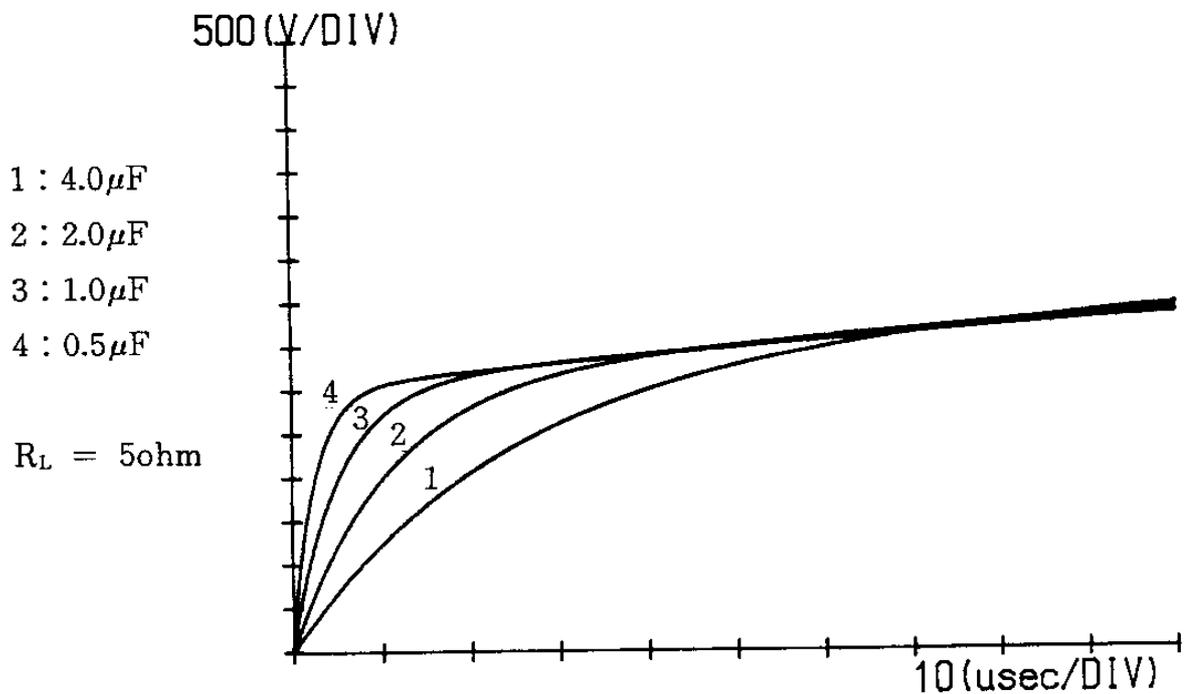
$$\alpha = \frac{1}{2RC}$$

$$\omega = \begin{cases} \sqrt{\omega_0^2 - \alpha^2} & \omega_0 > \alpha \\ \sqrt{\alpha^2 - \omega_0^2} & \omega_0 < \alpha \end{cases}$$

본 수식 모델에서는 한류저항  $R_L$  과 snubber 회로의 잔류인덕터는 고려하지 않은 상태에서 과도전압을 해석하였으나 이러한 회로 변수에 대한 과도전압 영향을 EMTP를 이용하여 분석하기로 한다.



(a)  $R_L$ 의 변이에 따른 과도전압



(b)  $C_s$ 의 변이에 따른 과도전압

그림 3.3 회로 변수에 따른 과도전압

여기서  $V_c(t)$ 는 GTO 차단시의 사고전류에 의해 차단기에 발생하는 과도 전압 성분으로 시간이 경과함에 따라 감쇠되며 이는 초기 과도전압에 많은 영향을 주게된다. 또  $V_s(t)$ 는 전원전압에 의해 차단기에 발생하는 과도전압 성분으로 차단기에 회복전압을 갖게하며 이는 결국 전원전압을 따라가게 된다. 이 수식적 model을 computer 에서 program 하여 소자값에 따른 과도전압을 살펴보면 그림 3.3 같이 나타나며 이에 사용된 program 의 흐름도는 그림 3.4와 같고 사용된 program은 다음과 같다.

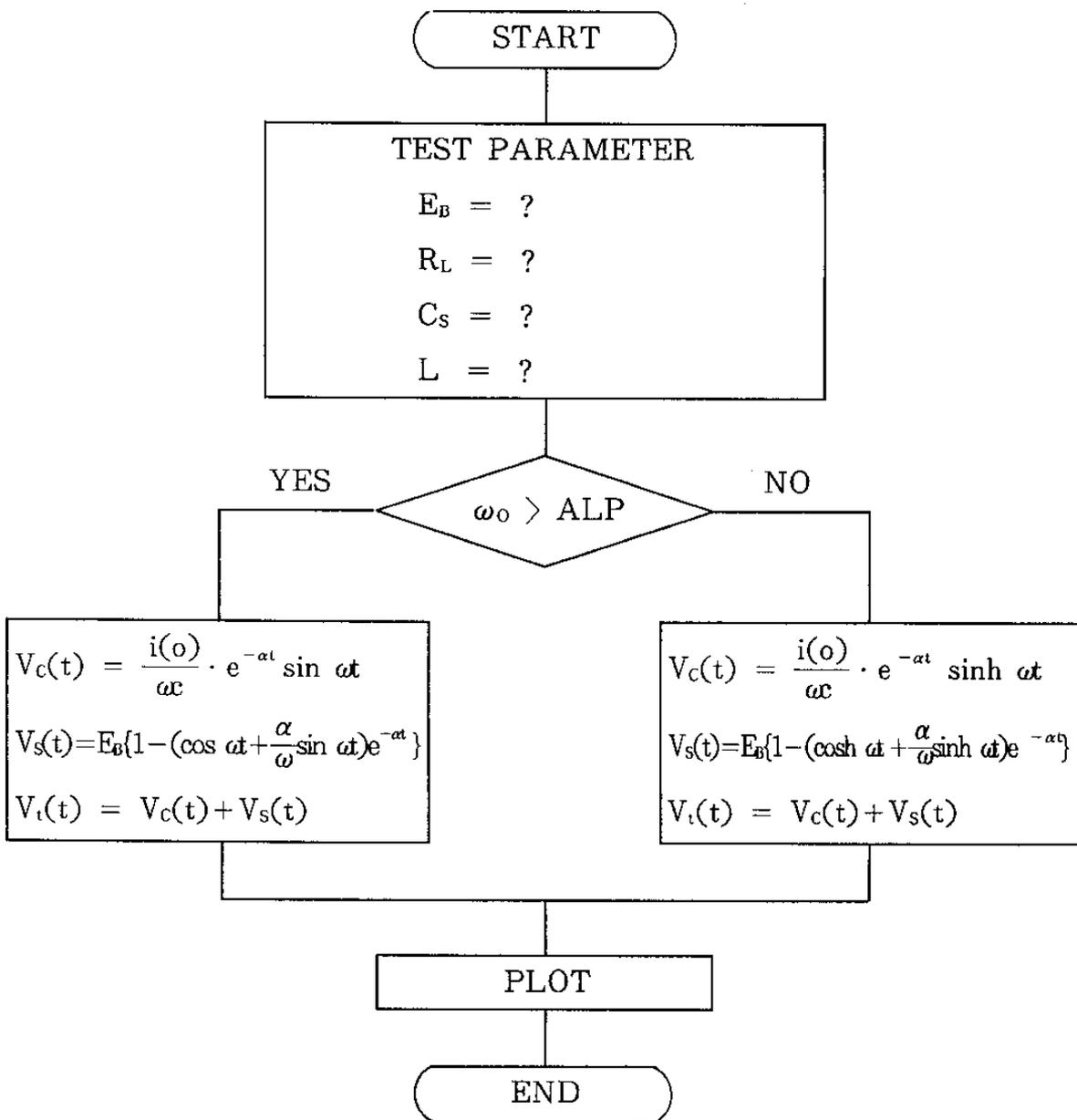


그림 3.4 과도전압 분석 program 흐름도

```

10 '*****
20 '           GTO TURN-OFF ANALYSIS PROGRAM
30 '*****
40 DEF FNACOS(X)=-ATN(X/SQR(-X*X+1))+1.5708
50 DEF FNACTH(X)=LOG((1+X)/(1-X))/2
60 DEF FNESH(X)=(EXP(X)-EXP(-X))/2
70 DEF FNCH(X)=(EXP(X)+EXP(-X))/2
80 L=.001:C=.000004
90 INPUT "RL=";RL
100 INPUT "IXM=";IXM
110 VY=IXM*RL
120 EB=500
130 ALP=1/(2*RL*C)
140 WO=1/((L*C)^.5)
150 IF WO>=ALP THEN 380
160 W=(ALP^2-WO^2)^.5
170 NI=ALP/WO
180 '***** ALPA > WO *****
190 NU=IXM/C:DE=IXM*ALP/(C*W)+EB*(W^2-ALP^2)/W
200 X=W/ALP
210 T1=FNACTH(X)/W:T2=T1*1000000!
220 VC=IXM/(W*C)*EXP(-ALP*T1)*FNESH(W*T1)
230 VS=EB*(1-(FNCH(W*T1)+ALP/W*FNESH(W*T1))*EXP(-ALP*T1))
240 VT=VC+VS:VR=VT
250 PRINT "T1=";T2;"uSEC","E/E1=";VR
260 INPUT " JUST MOMENT !!!!!!(SINH)";XX
270 SCREEN 2
280 LINE(0,0)-(0,200):LINE(0,100)-(600,100)
290 FOR I=0 TO 10 STEP .0000001
300 VC=IXM/(W*C)*EXP(-ALP*I)*FNESH(W*I)
310 VS=EB*(1-(FNCH(W*I)+ALP/W*FNESH(W*I))*EXP(-ALP*I))
320 VT=VC+VS
330 Y=VT/10+100:Y1=VC/10+100:Y2=VS/10+100
340 PSET(J,Y):PSET(J,Y1):PSET(J,Y2)
350 J=J+1
360 NEXT I
370 '***** WO > ALPA *****
380 W=(WO^2-ALP^2)^.5
390 NU=IXM/C:DE=IXM*ALP/(C*W)-EB*(ALP^2+W^2)/W
400 X=W/ALP
410 T1=ATN(X)/W:T2=T1*1000000!
420 VC=IXM/(W*C)*EXP(-ALP*T1)*SIN(W*T1)
430 VS=EB*(1-(COS(W*T1)+ALP/W*SIN(W*T1))*EXP(-ALP*T1))
440 VT=VC+VS:VR=VT
450 PRINT "T1=";T2;"uSEC","E/E1=";VR
460 INPUT " JUST MOMENT !!!!!!(SIN)";XX

```

```
470 SCREEN 2
480 LINE(0,0)-(0,200):LINE(0,100)-(600,100)
490 FOR I=0 TO 10 STEP .000001
500 VC=IXM/(W*C)*EXP(-ALP*I)*SIN(W*I)
510 VS=EB*(1-(COS(W*I)+ALP/W*SIN(W*I))*EXP(-ALP*I))
520 VT=VC+VS
530 Y=VT/20+100:Y1=VC/20+100:Y2=VS/20+100
540 PSET(J,Y):PSET(J,Y1):PSET(J,Y2)
550 J=J+1
560 NEXT I
```

과도전압의 해석결과에서 보면 한류저항  $R_L$  이 커질수록 과도전압의 첨두치가 커지며  $C_s$  값이 작아질수록 과도전압의 초기상승률  $dv/dt$ 가 커짐을 알 수 있다. 이는 소자가 허용하는 과도전압크기와 한류효과의 증대면에서 결정되어지는 한류저항 값을 적절히 선정할 수 있는 기준이 되며 또 소자의  $dv/dt$  사양값에 따라  $C_s$ 의 선정도 가능해지게 만들어 준다.

여기에서는 한류저항  $R_L$  과 snubber 회로의 잔류인덕터는 고려하지 않은 간단한 상태에서 과도전압을 해석하였으나 실제 회로구성상 존재하게 되는 이러한 회로 변수들은 수식모델을 복잡하게 만들게되므로 이 경우의 과도전압 해석은 EMTP를 이용하여 분석하기로 한다.

## 2. EMTP에 의한 과도현상 해석

이제 GTO turn-off시 과도현상을 EMTP (Electro Magnetic Transients Program)를 사용하여 분석하고 그 결과를 앞서 수식적 모델에 의한 결과와 비교하여 보고 나아가 잔류인덕터의 영향도 살펴봄으로 차단기 설계의 근거로 삼고자 한다.

먼저 EMTP의 입력 데이터파일로 사용한 회로는 그림 3.5과 같다.

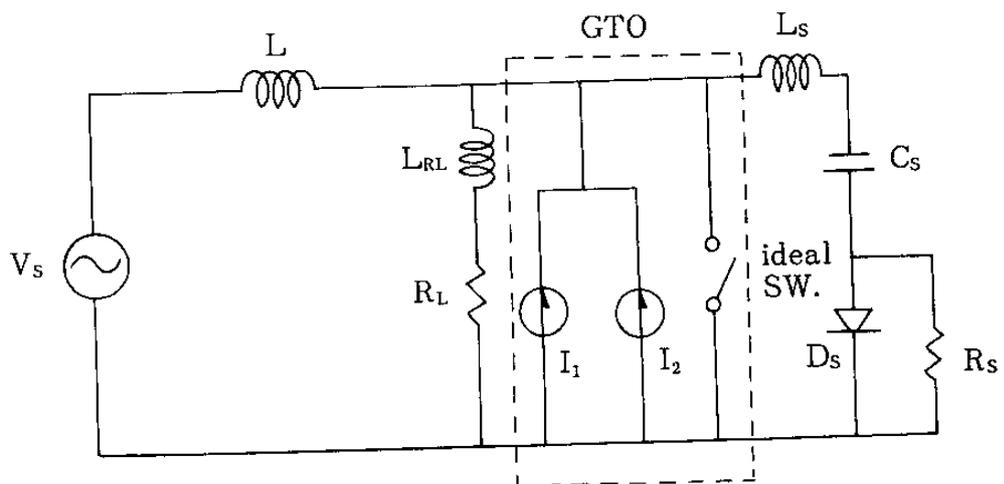


그림 3.5 과도현상 분석을 위한 EMTP 입력 데이터 회로

그림 3-1의 점선내는 GTO를 모의하기 위한 회로이며 이상적인 스위치와 두개의 전류원 ( $I_1$ ,  $I_2$ ) 로 구성하였다. 이는 실제 GTO가 전류를 차단할 때 그림 3-2와 같이 fall time을 가지며, snubber 회로 및 한류저항의 잔류인덕터 성분에 대한 해석을 원활히 수행하기 위해 전류신호의 불연속점을 가지지 않도록 하기 위하여 전류차단형상을 그림 3.6과 같이 cos 함수로 modeling 하였다.

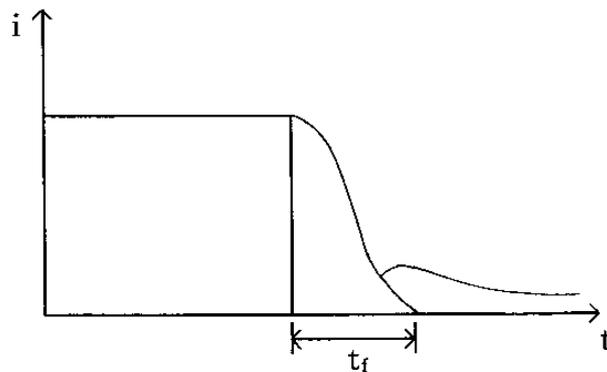


그림 3.6 turn-off시 전류파형과 EMTP에서의 모의 전류파형

사용된 전류원은 cos 함수의 전류원  $I_1$  과 step 함수의 전류원  $I_2$  로 구성하여 한쪽으로 biased 된 cos 함수 형태를 만들어주고 이를 이상적 스위치 즉 snap-off 형태의 차단을 수행하는 특성과 합하여 실제 GTO 의 차단형상을 모의하였다.

입력 데이터 회로에서 GTO 오른쪽편은  $C_s$ ,  $D_s$ ,  $R_s$  로 구성된 snubber 회로를 표시하며  $L_s$ 는 snubber 회로의 잔류인덕터를 나타내고 왼쪽의  $R_L$ 은 한류저항을  $L_{RL}$ 은 한류저항 회로에 포함된 잔류인덕터를 나타낸 것이다.  $L$ 은 회로전류를 차단기 단락전류로 맞춰주기 위한 것으로  $3.6KV_{rms}$  전원에서 사고전류 크기를  $10KA_{rms}$  로 맞추기 위해서는 약  $0.955mH$  정도가 필요하며 본 해석에서는  $L=0.955mH$ 를 사용한다.

snubber diode  $D_s$  는 일단 이상적인 diode 즉 역회복 전하량( $Q_s$ )가 ze-

ro로 가정하므로 해석의 편의를 도모하였고  $C_s$ 가 방전하는 시점에서의 과도현상 해석을 위해서는  $D_s$ 를 snap-off 형태의 스위치로 모델하기로 하며 이는 그림 3.7과 같이 나타낼 수 있다.

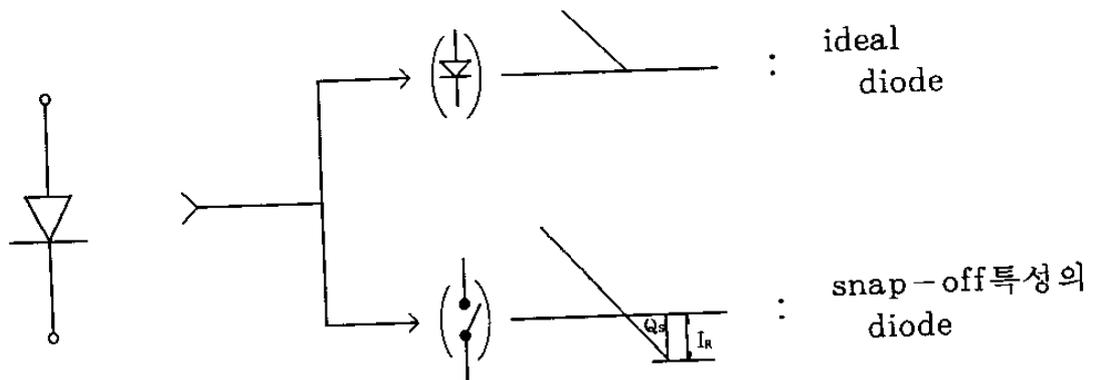


그림 3.7  $D_s$  의 model

EMTP 에서의 diode는 ideal diode 로 model 되며 snap-off 형태의 diode는  $D_s$ 를 switch로 model 하여 전류크기  $I_r$ 에서 switching 하게함으로 모의하게 된다.

한류저항  $R_L$  의 특성에 따른 과도전압의 영향분석을 위해  $R_L$  이 없는 경우의 회로 인덕터 성분에 포함된 에너지로 인한 과도전압치는 다음 식에 의해 침두치와 침두시간이 각각 나타난다.

$$V_{\text{peak}} = I \sqrt{\frac{L}{C}}$$

$$T_{Z-P} = \frac{1}{2} \pi \cdot \sqrt{LC}$$

고려대상인 회로가 그림 3.8과 같으면  $R_L$ 이 무한대일 경우

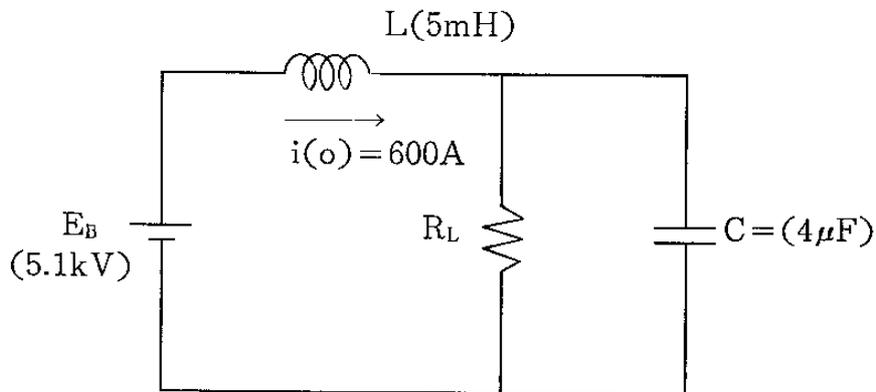


그림 3.8 과도전압 분석회로

$V_{peak} = 21.2kV$ ,  $T_{z-p} = 222\mu F$ 로 되어져 인가전압에 비해 상당히 큰 과도전압치가 인가됨을 알 수 있다.

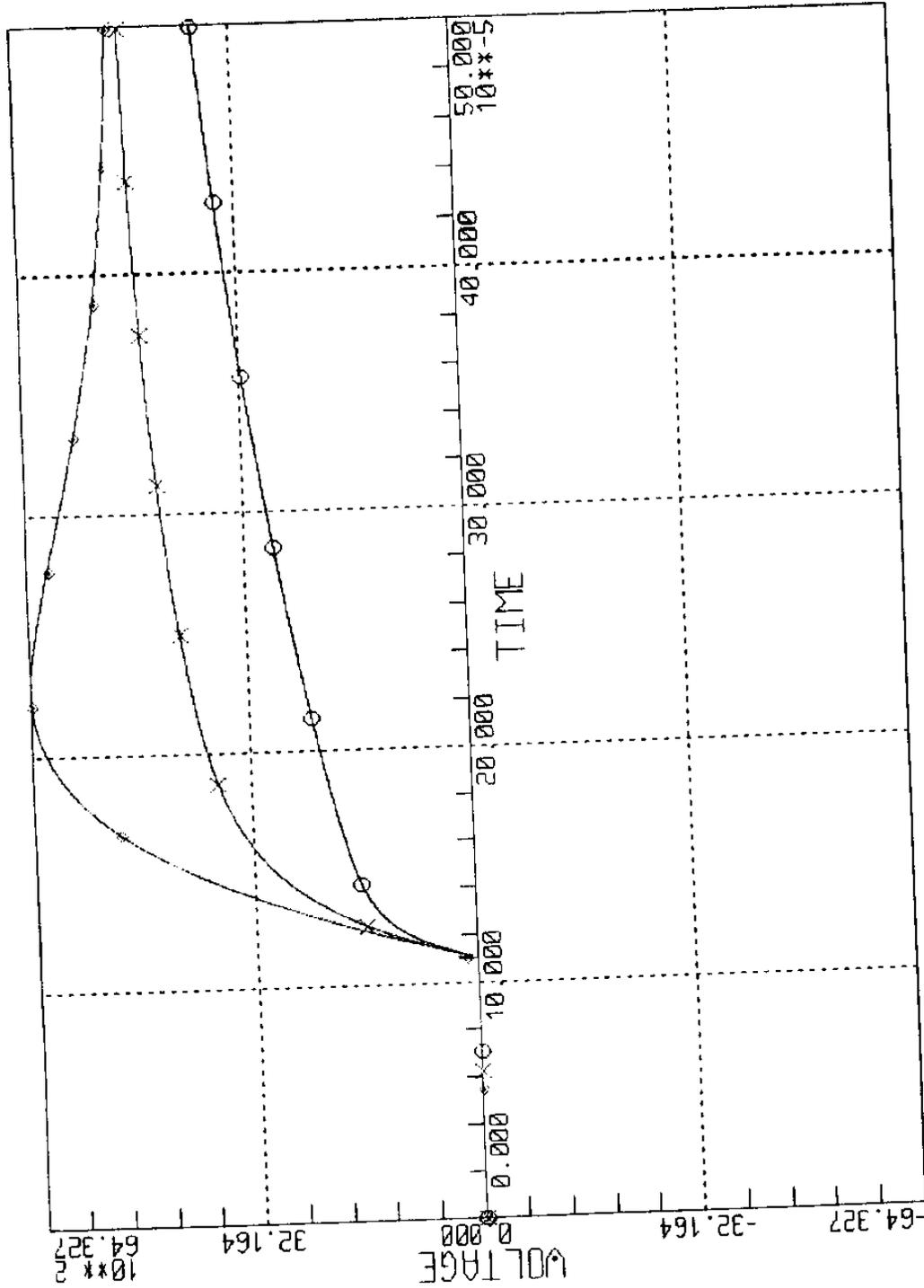
여기서  $R_L$ 을 인가함으로  $V_{peak}$ 를 인가전압과 비슷한 크기의 전압으로 낮추어 사용소자의 전압사양치를 높이지 않도록 하기 위함이며  $R_L$ 이 작아질 경우 사고전류의 한류효과가 작아져 사용되는 소자와 한류저항의 전류용량이 커져야 한다.

또한  $R_L$ 이 커지면 전류, 전압간의 위상차가 줄어들어 thyristor가 한류된 전류의 자연영점에서 최종차단하게될 경우 과도전압이 작아지게되므로 보다 유리한 점으로 작용된다.

그러므로 가능한 한류효과를 크게하고 차단시 과도전압이 과대해지지 않도록  $R_L$  값을 결정하는 것이 중요하다.

먼저 한류저항  $R_L$ 의 크기에 따른 과도전압의 변이를 EMTP로 계산한 결과는 그림 3.9와 같다.

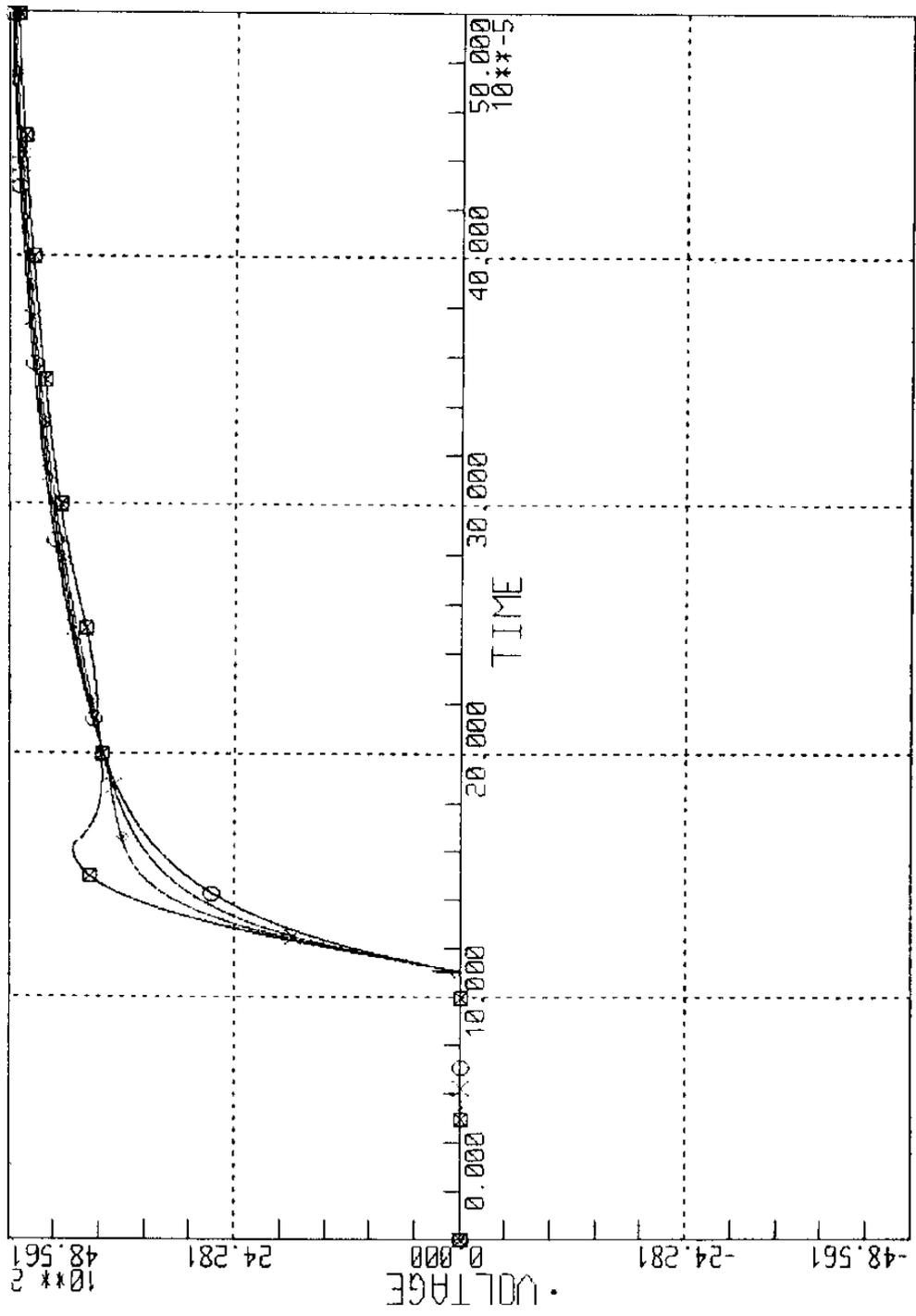
그리고  $R_L$ 에 잔류인덕터가 존재할 경우 이의 크기에 대한 과도전압 변이의 EMTP 결과는 그림 3.1과 같다.



○ : 2.5ohm   × : 5.0 ohm   ◇ : 10.0 ohm

$L_{RL}=0$     $C_s=4.0\mu F$     $V_s=5100\cos\omega t$     $i(0)=600(A)$

그림 3.9  $R_L$  의 크기에 따른 과도전압



○ :  $0\mu\text{H}$    × :  $20\mu\text{H}$    ◇ :  $40\mu\text{H}$    □ :  $80\mu\text{H}$

$R_L = 5.0 \text{ ohm}$     $L_s = 0.3\mu\text{H}$

그림 3.10  $L_{RL}$ 에 따른 과도전압 변이

이 두 그래프로 부터 전원전압의 rms치가 3.6KV 일 경우 600A의 차단 전류로 인한 과도전압을  $R_L$ 이 5ohm 보다 작을때 전원전압의 peak치 약 5.1KV보다 낮아 차단기 전압설계에 영향을 주지 않으며  $R_L$ 에 그림에 표시된 정도의 잔류 인덕터 값은 과도전압에 상승요인으로 작용을 하나 설계에 영향을 줄 만큼으로는 작용되지 않음을 알 수 있다.

그러나  $R_L$ 이 10ohm 보다 큰 경우 과도전압은 전원전압 level보다 커지게 되어 차단기 전압설계가 과도전압치에 의해 영향을 받게되고  $R_L$ 의 잔류 인덕터 값 역시 전압설계에 영향을 미치게 된다.

그러므로  $R_L$ 의 설정은 과도전압치가 전압설계에 영향을 미치지 않는 범위에서 최대한 값을 설정하고  $R_L$ 의 잔류 인덕터 성분이 가능한 한 작은 것을 선정하는 것이 바람직하다.

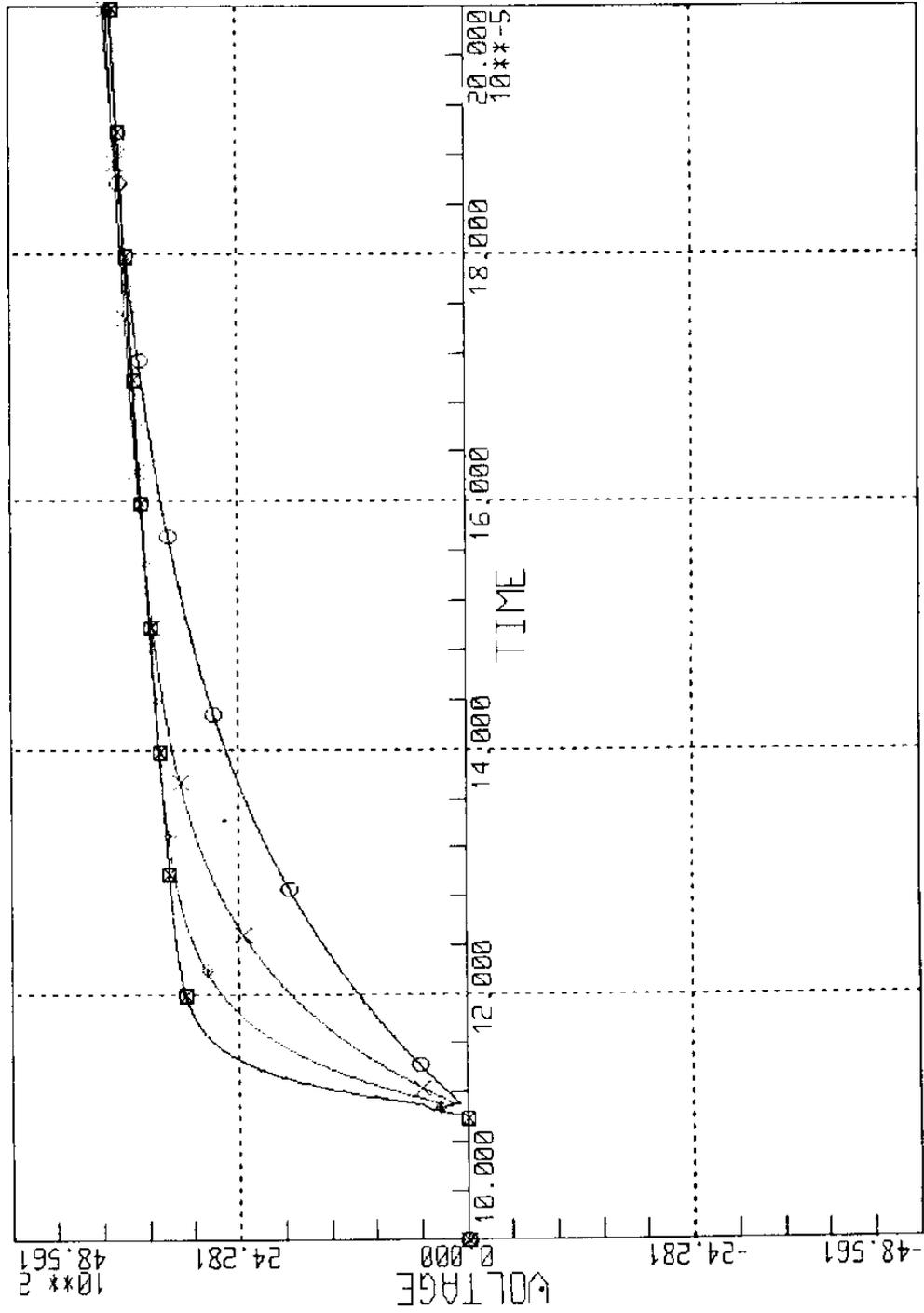
다음은  $C_s$ 의 크기에 따른 과도현상을 살펴보자.

그림 3.11은  $C_s$ 의 크기에 따른 과도현상의 EMTF 분석 결과이다.

이 그래프에서  $C_s$ 의 변화에 따른 과도현상 변화추이는 과도전압 첨두치에는 영향을 미치지 못하나 전압기울기에 많은 영향을 미침을 볼수 있다.

$C_s$ 는 차단전류크기와 과도전압의 기울기 사이에  $dv/dt = i_T/C_s$ 의 관계가 있어  $C_s$ 를 크게하면 차단전류의 크기도 증가시킬 수 있게되므로 가능한 한  $C_s$ 를 큰값을 사용하면 전류차단시 GTO 소자의 부담이 감소될 수 있다. 차단시 과도전압의 전압기울기에서는 prototype에서 사용된 GTO소자 data sheet로 부터  $1,000V/\mu s$ 의 특성을 가짐을 알 수 있고 그림 3.11에서  $C_s$ 를  $0.5\mu F$ 로 사용한 가장 가혹한 과도전압의 경우 약  $1,000V/\mu s$ 으로 나타나  $C_s$ 로  $1\mu F$  이상의 값을 사용하는 것이 바람직하라는 것을 알 수 있다.

또  $C_s$ 의 용량을 크게하는 것은 snubber회로의 부피가 커지게되고 또한 콘덴서의 가격상승문제 그리고 turn-off時 손실상승등의 문제가 있어 본 차단기에서는  $4\mu F$ 의  $C_s$ 값을 사용하였다.



□ : 0.5  $\mu$ F   ◇ : 1.0  $\mu$ F   × : 2.0  $\mu$ F   ○ : 4.0  $\mu$ F

$R_L = 5.0 \text{ohm}$     $L_S = 0.3 \mu\text{H}$     $L_{RL} = 0$

그림 3.11  $C_S$ 의 크기에 따른 과도현상

다음은 snubber 회로내의 전류인덕터  $L_s$  크기에 따른 과도전압의 변화에 대해 살펴보자. 이  $L_s$  값은 주로 snubber 회로의 배선 인덕턴스와  $C_s$ 의 전류 인덕턴스로 이루어지며 이  $L_s$ 가 전류차단시의  $di/dt$ 에 의해 발생된 전압과 snubber diode ( $D_s$ )의 순회복특성전압의 합으로 GTO의 fall-time중에 과도전압상에 spike 형태로 전압  $V_s$ 가 발생하는데 이 크기는 GTO의 turn-off 동작 성패에 중요한 요인이 된다. 그러므로 이  $L_s$  값을 최소로 하기위해 snubber 회로 구성소자의 선정과 배선에 많은 고려를 해야하며 일반적으로 소자사양서에 최대허용  $L_s$ 값을 지정하고 있다.

그러면 먼저 배선 인덕턴스의 크기에 따른 과도전압의 변화를 EMTP로 분석한 결과인 그림 3.12을 통해 살펴보자.

본 해석에서 사용된  $L_s$  값의 범위는  $0.3\mu H$ 에서  $2.4\mu H$ 까지로 snubber 회로 구성시 발생될 수 있는 영역으로 한정하고 차단전류크기 600A, fall time  $1\mu s$ 의 조건에서 수행된 과도전압형태로  $L_s$  값은 초기 spike 전압에만 영향을 미치며  $L_s$  값이 크짐에 따라 spike 전압도 상승함을 보여준다.

그러나  $L_s$  값과 비례해서 spike 전압이 커지지 않는 것은 한류저항  $R_L$  때문으로  $R_L$ 이 무유도 저항일 경우 spike 전압이 커질 경우  $R_L$ 로 흐르는 전류크기가 커지게 때문으로  $R_L$ 에 인덕터의 유무조건에 따른 snubber 회로와  $R_L$ 로 통전되는 전류파형을 그림 3.13에 나타내었다.

slope 전압의 또 한가지 요소인 snubber diode의 순회복특성 전압은 전류 기울기  $di/dt$ 에 의해 그 크기가 결정되고 전류 크기에는 상관치 않으며 이의 특성을 IR사의 snubber용 diode를 예로 표시하면 그림 3.14와 같다.

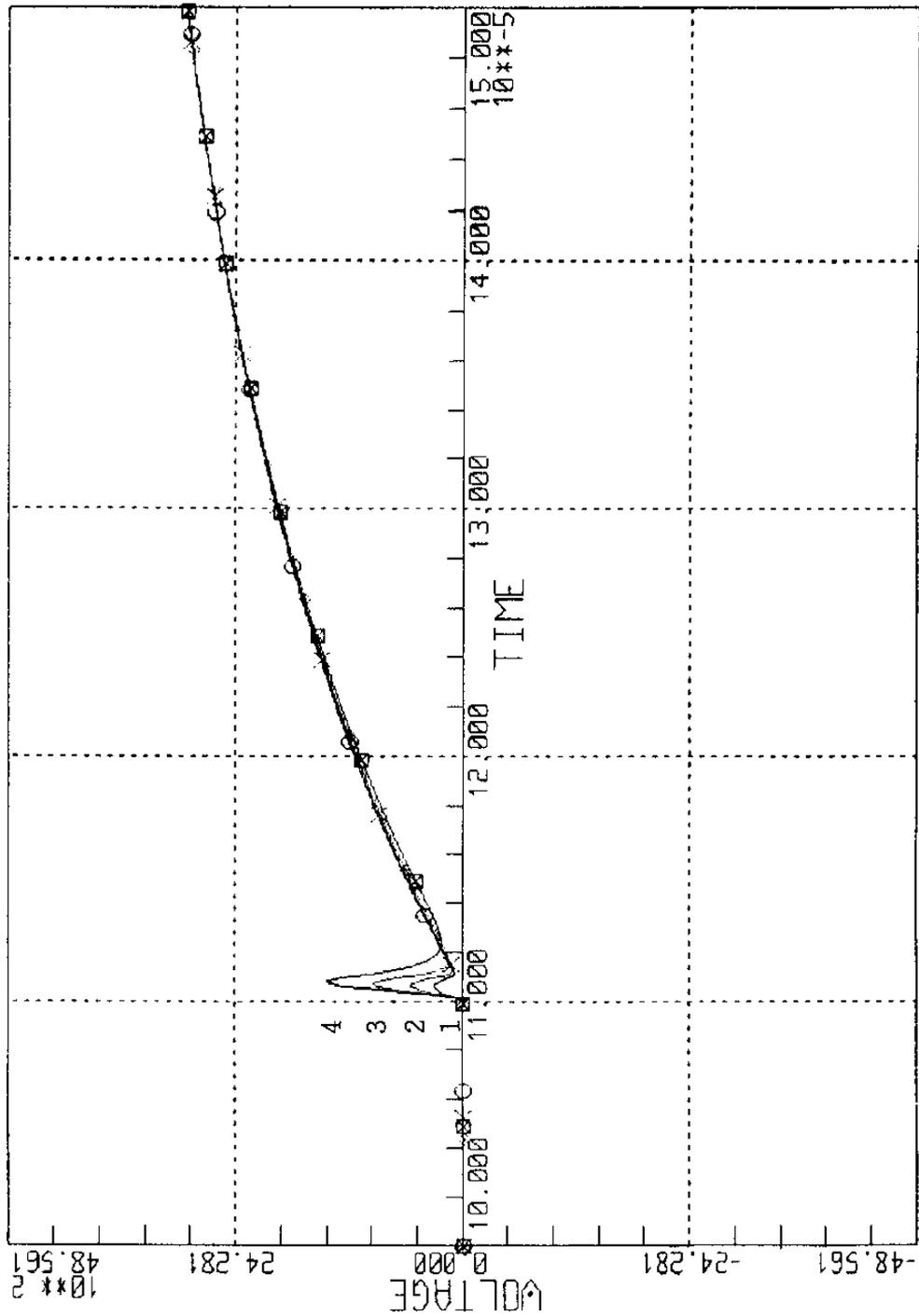
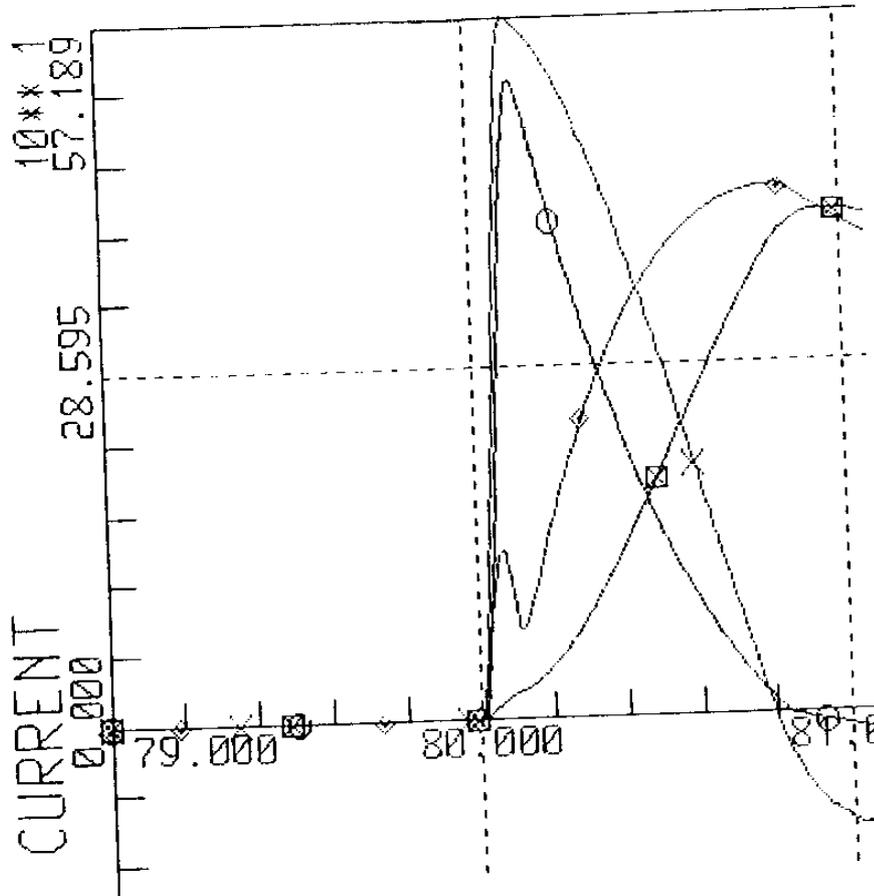


그림 3.12  $L_s$  의 크기에 따른 초기과도전압



○ } snubber 회로 전류 : L<sub>RL</sub> 없는 경우    ◇ } R<sub>L</sub> 회로 전류 : L<sub>RL</sub> 없는 경우  
 × } : L<sub>RL</sub> 있는 경우                    □ } : L<sub>RL</sub> 있는 경우

그림 3.13 L<sub>RL</sub>의 유무에 따른 snubber 회로와 R<sub>L</sub>의 통전 전류파형

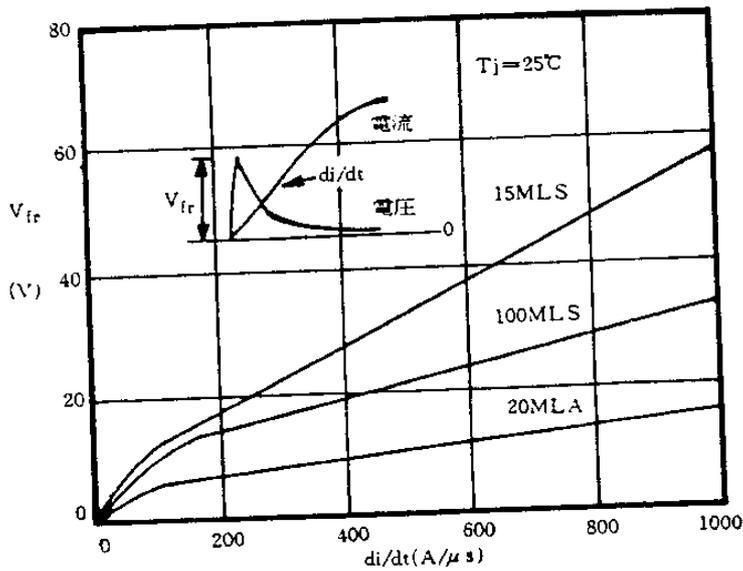


그림 3.14 diode 순회복전압과  $di/dt$ 와의 관계

prototype 차단기에 사용된 diode로는 100MLS type 으로  $di/dt$  가  $600A/\mu s$  일 경우 약 25V 정도로 나타나고 이는 GTO 의 turn-off 동작시 문제가 되는 spike 전압 크기에 비하면 많은 비중을 차지하는 것은 아니며 snubber 회로의 잔류인덕터 크기가 가장 중요한 영향을 미침을 알 수 있다.

이상에서와 같이 GTO 전류차단시 과도전압에 대한 EMTP의 해석결과를 앞서 수식적 모델에 의해 분석된 결과와 잘 일치됨을 볼 수 있고 또 배선에 포함된 전류 인덕터의 과도전압에 미치는 영향도 비교적 간단히 해석할 수 있었다. 그리고 이들의 해석결과는 모의사고전류차단실험을 통해 다음장에서 확인하여 software 를 통한 과도전압해석의 신뢰성을 확보하고자 한다.

## 제 4 장 차단기 동작회로 및 전류차단 특성실험

본 장에서는 prototype으로 제작된 반도체차단기의 동작회로 즉 closing 과 trip 회로에 대해 서술하고 이와함께 사용된 thyristor 와 GTO의 gate 구동회로의 동작과 콘덴서 방전전류를 이용한 모의사고전류의 차단특성에 관해 살펴보고자 한다.

### 1. 차단기 동작회로

차단기의 동작회로는 차단기 투입시 설치된 PT (Potential Transformer) 로 부터 인가전압의 위상을 감지하여 부하역률에 따른 투입위상조정이 가능한 기능과 CT (Current Transformer)로 부터 통전전류의 크기를 감지하여 과전류 및 사고전류 통전시 전류크기와 전류상승율을 이용하여 차단기를 trip시키는 기능을 보유하고 있으며 이 동작회로의 구성은 그림 4.1과 같고 실제 외형은 사진 4.1에 나타내었다.

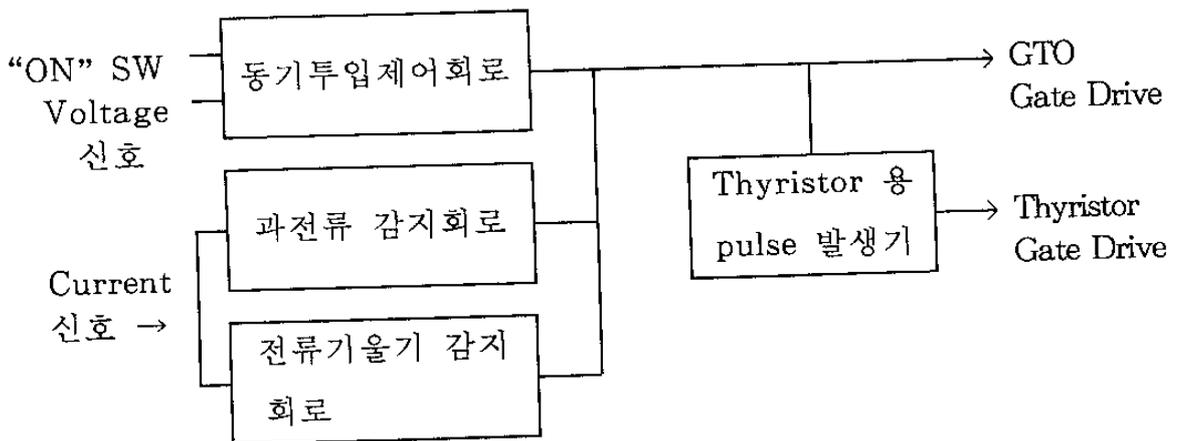


그림 4.1 차단기 동작회로 구성도

다음은 각 세부회로에 의한 기능을 살펴보자.

#### (1) 동기투입제어회로

본 회로는 차단기 투입시 부하특성에 따른 이상과도 전류를 방지하기 위하여 부하역률에 따른 투입각을 제어하는 기능을 가지고 있으며 동작원리는 그림 4.2와 같다.

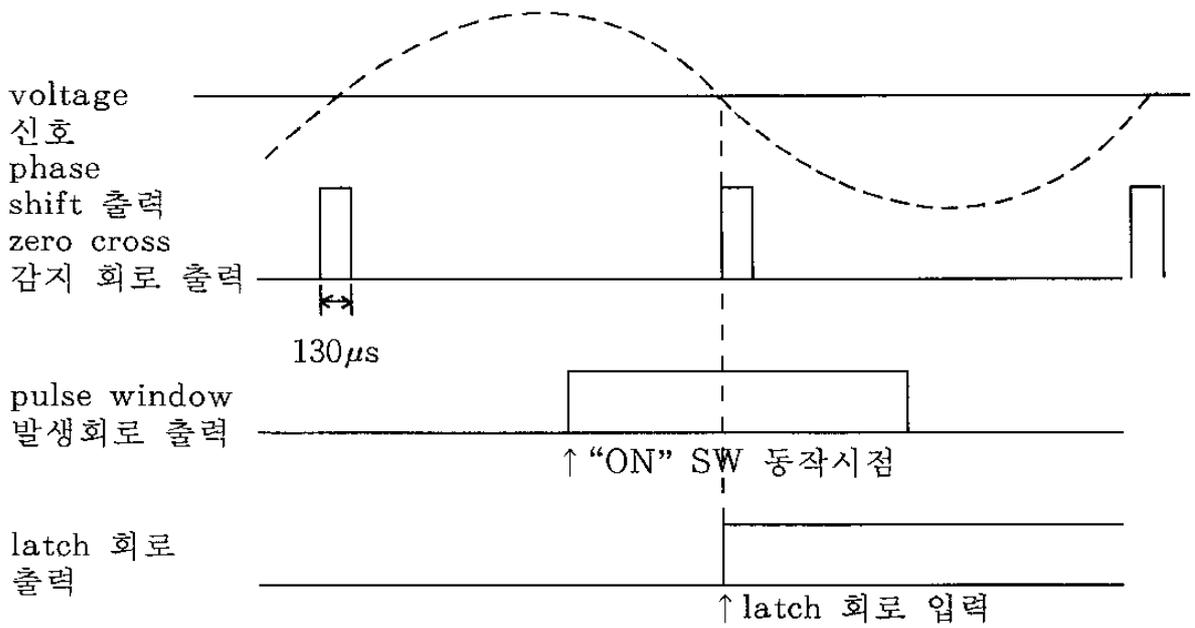
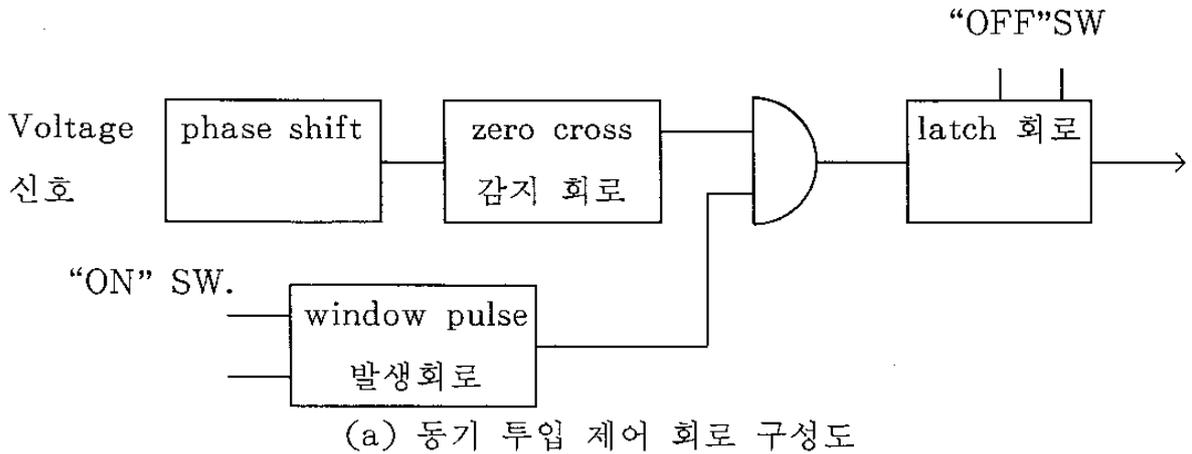


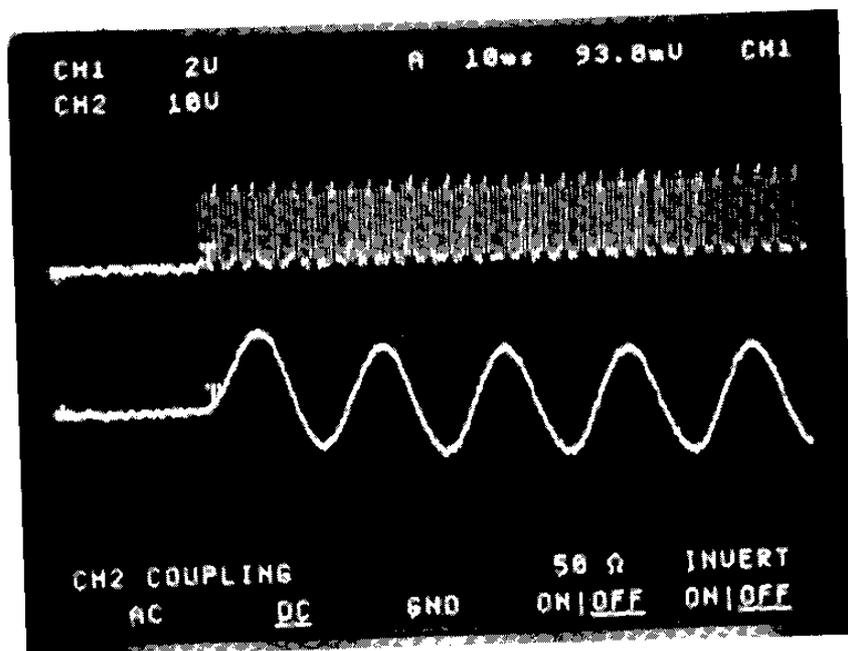
그림 4.2 동기투입제어 회로

PT를 통해서 감지된 주회로 전압신호는 phase shift 회로를 거치면서 부하 역률크기 만큼 외부조정에 의해 위상변위가 발생하게 되어 동기투입기능의 기준점을 만들게 되고 이 변위된 신호가 zero cross 감지회로를 통하여 pu-

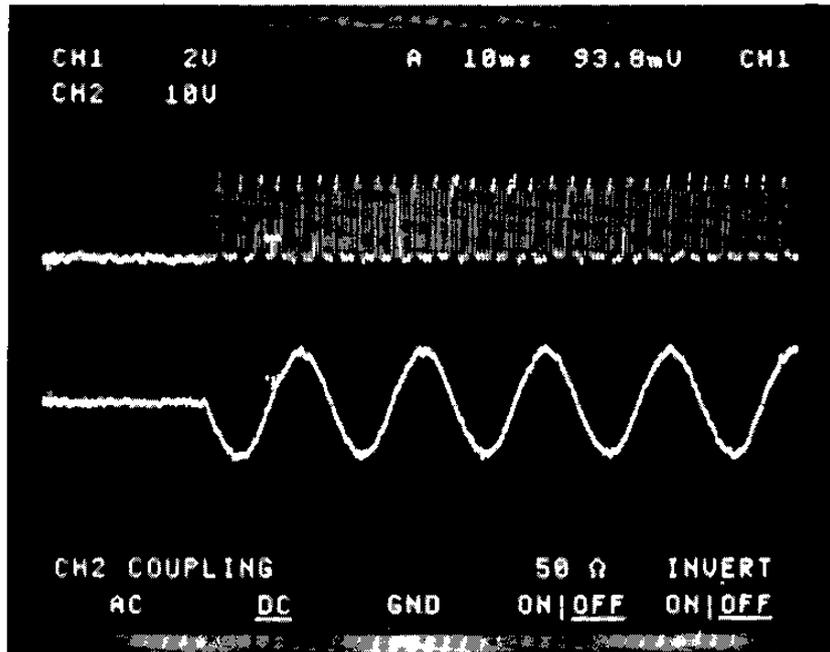
lse 가 발생되는데 이는 주회로 전압신호 영점에서 부하역률크기 만큼 떨어진 곳에서 발생하는 것이다.

이러한 동기투입제어회로로 투입위상이 조정된 결과 측정된 대칭, 비대칭 전류파형은 사진 4.2에 나타내었다.

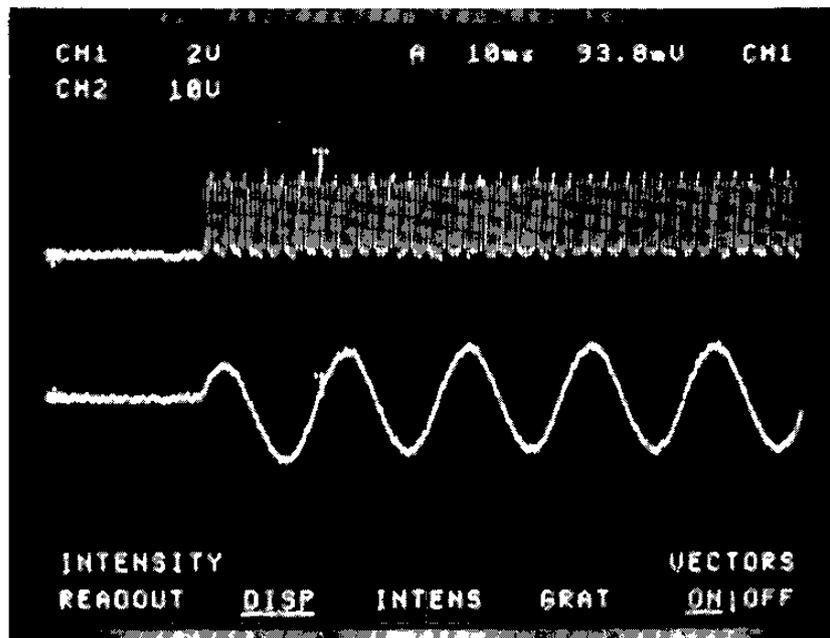
한편 차단기 투입 신호인 “ON” 스위치는 임의의 시점에서 ON 되므로 이 점을 기점으로 약 10ms 정도의 폭을 가진 pulse window 를 발생시키므로 “ON” 스위치의 동작 시간과 상관없이 투입신호가 발생 될 수 있게 하였으며 latch 회로를 통하여 ON 상태가 유지될 수 있게 하고 여기에 “OFF” 스위치를 부착하여 정상상태에서 차단기를 OFF할 수 있도록 하였다.



(a) 비대칭 투입전류



(b) 대칭 투입전류

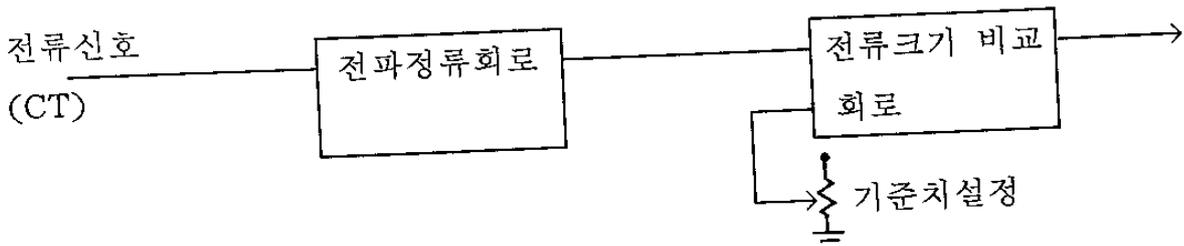


(c) 비대칭 투입전류

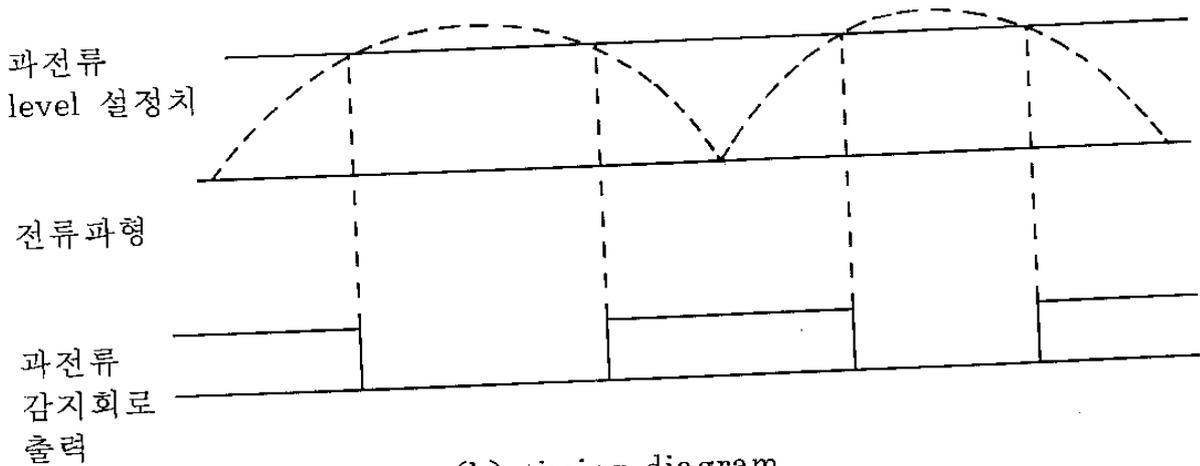
사진 4.2 투입제어에 의한 전류파형

(2) 과전류 감지회로

차단기 ON 상태에서 정격전류 이상의 과전류가 통전 될 경우 이를 감지하여 차단기를 OFF 상태로 만들기 위한 회로로 동작 원리는 그림 4.3과 같다.



(a) 회로 구성도



(b) timing diagram

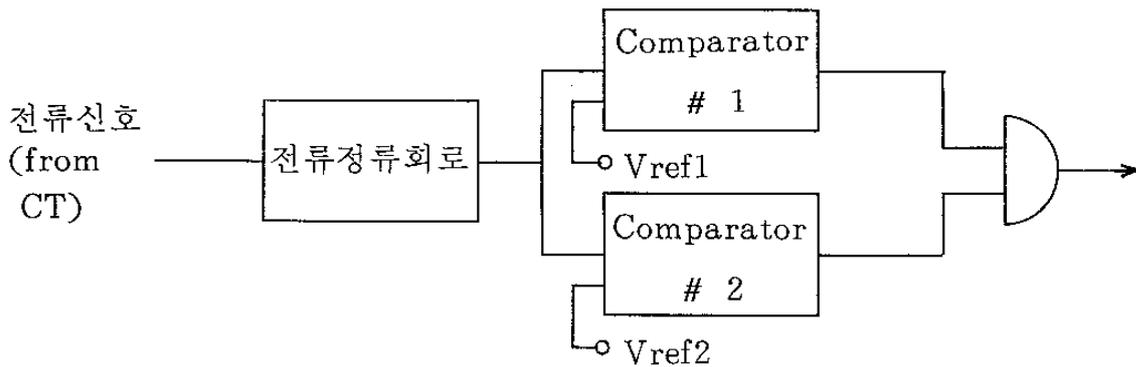
그림 4.3 과전류 감지 회로

CT를 통해 입력된 전류신호는 사고시 극성에 무관하도록 전파정류회로를 거쳐 이 전파정류된 전류신호는 과전류 설정기준과 비교되어 이보다 클 경우 과전류로 판정되어 차단기가 OFF 되도록 그림 4.3 과 같은 과전류 감지로 출력신호가 발생되게 된다.

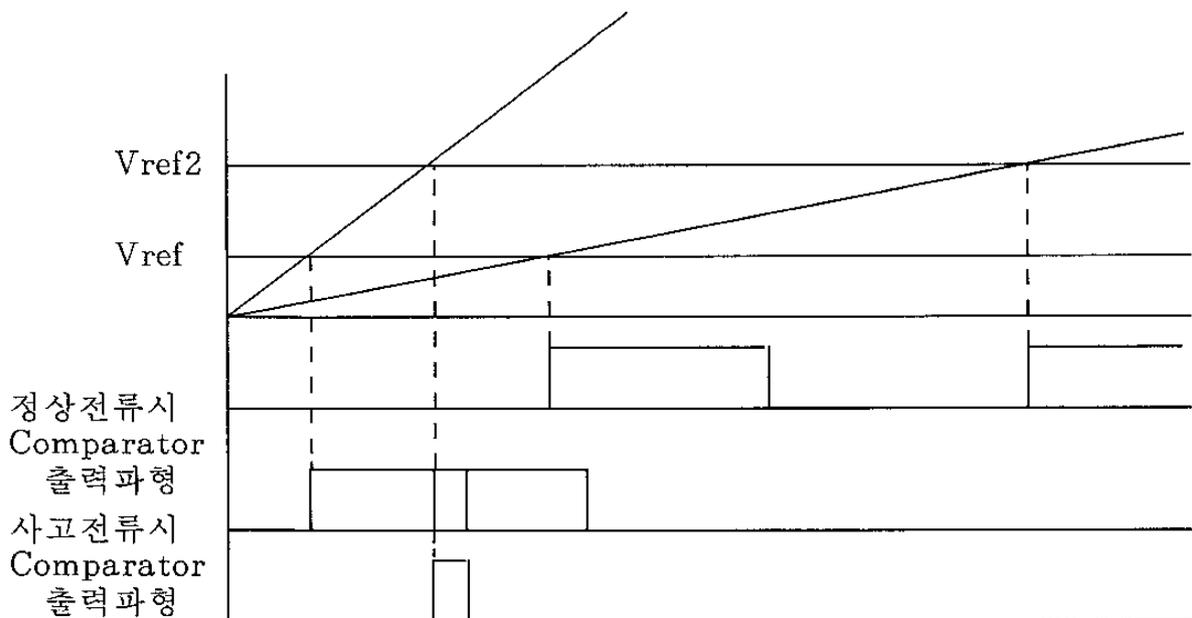
(3) 전류기울기 감지회로

차단기 ON 상태에서 단락사고가 발생하여 사고전류가 통전되게 되었을

때 이를 감지할 수 있는 방법으로는 앞에서와 같이 전류크기를 통하여 감지할수도 있으나 또 한가지 보다 신속하게 대처할 수 있는 방법은 전류 상승률을 감지함으로써 사고 전류를 가능한한 빨리 억제하는 것이 보다 효과적인 일이라 할수 있겠다.



(a) 회로 구성도



(b) timing diagram

그림 4.4 전류기울기 감지 회로

과전류 감지회로와 마찬가지로 사고시 극성에 무관토록 전파정류회로를 통하여 전류신호가 각 comparator 회로로 입력되어 여기서 각각의 설정기준전압  $V_{ref1}$ ,  $V_{ref2}$  와 비교되게 된다.

즉 정상전류와 사고전류 신호가 일정한  $V_{ref1}$ ,  $V_{ref2}$  에 도달하는데 소요되는 시간은 앞 그림에서 보는바와같이 전류상승률이 다르기 때문에 상당한 차이가 발생하게 되며 이 점을 이용하여 사고전류를 감지하게 된다.

여기서 comparator 출력파형인 pulse 의 폭을 결정하는것은 중요한 요소로 설정기준 전압들의 크기와 감지 전류크기의 상관관계에서 결정되어질 수 있다.

설정된 펄스폭에비해 정상전류일 경우  $V_{ref1}$  과  $V_{ref2}$  사이을 통과하는 시간은 상당히 커기 때문에 그림에서 보는 바와같이 펄스파형이 중첩되는 부분이 없어 AND gate 의 출력은 LOW 상태로 유지된다.

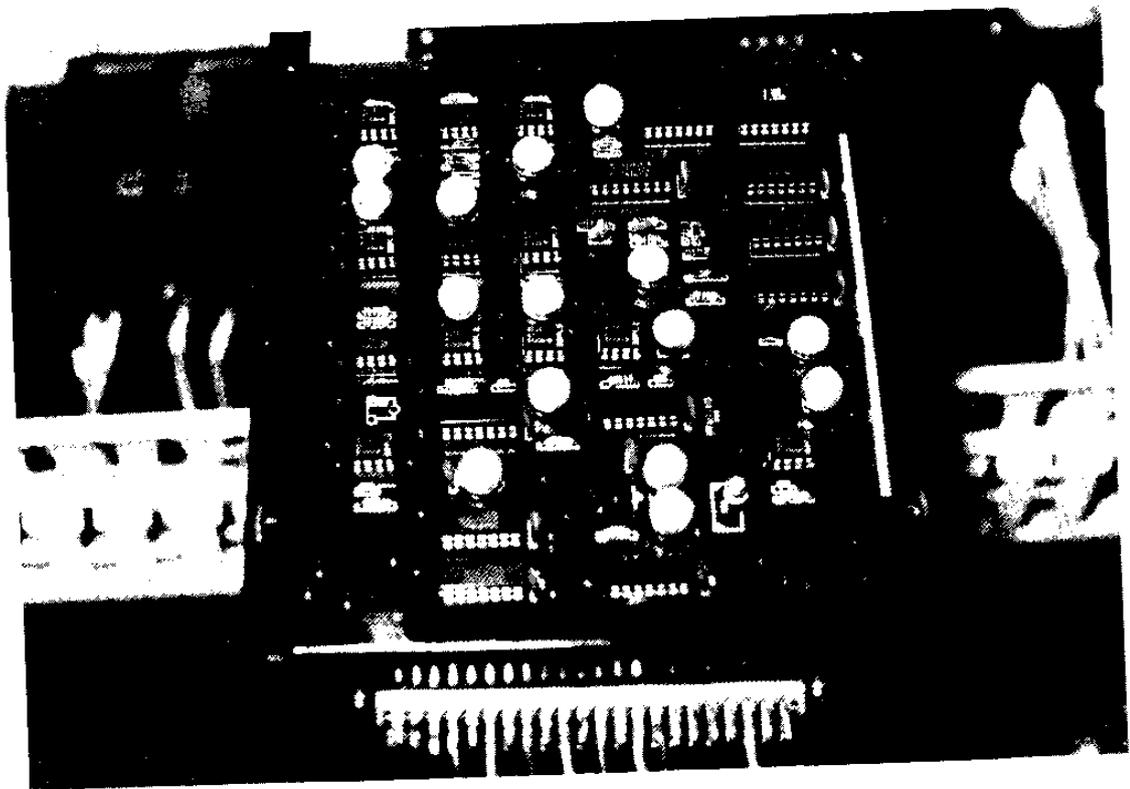


사진 4.1 차단기 동작회로

구동시킴으로 pulse train 구동방식이 통전전류형태에 따른 불안정한 구동 단점을 보완하므로써 block pulse 형태의 구동과 그리고 pulse transformer 를 사용한 절연특성의 장점을 얻을수 있게 하였고 실제 gate 구동 파형은 사진 4.4의 ③과 같다.

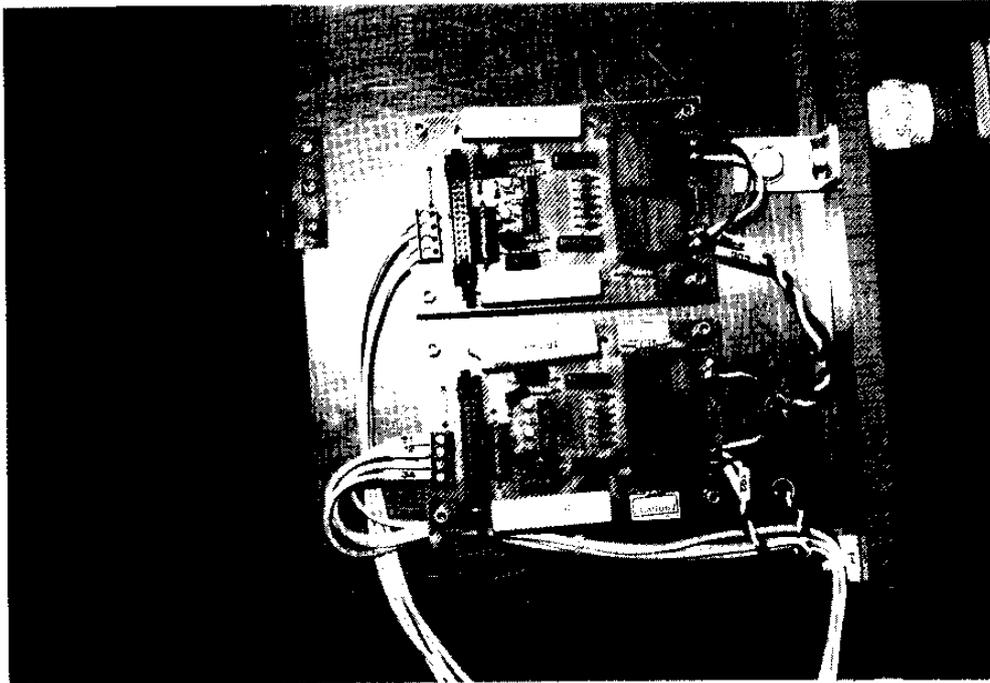
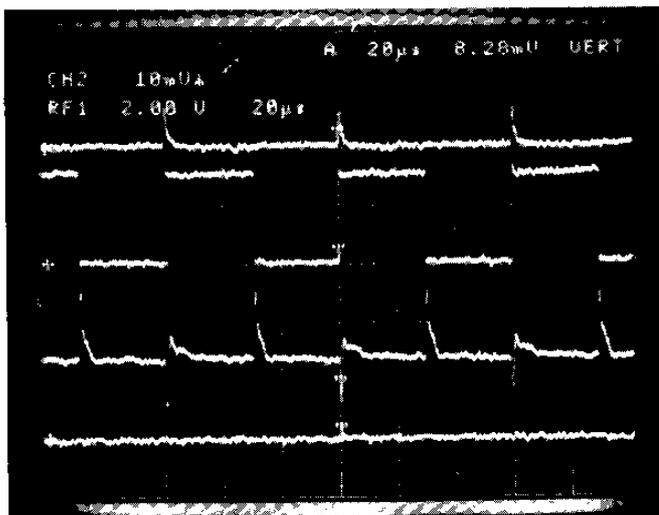


사진 4.3 thyristor 구동회로



- ① pulse 발생 회로 출력 파형
- ② wave shaping 회로 출력 파형
- ③ 실제 thyristor gate 구동 파형

사진 4.4 thyristor用 gate pulse 파형

그러나 사고전류일 경우  $V_{ref1}$  과  $V_{ref2}$  사이를 통과하는 시간이 펄스폭에 비해 짧기때문에 그림과 같은 comparator 의 출력펄스파형이 HIGH 상태에서 중첩되는 경우가 발생하여 AND gate 출력에 중첩된 시간 만큼의 펄스 파형이 발생하게되며 이 신호가 차단기를 OFF 상태로 되게 한다.

#### (4) thyristor 용 pulse 발생회로<sup>5)</sup>

thyristor 를 구동시키는 gate pulse waveform 에는 single pulse, block pulse, pulse train 으로 구분할수 있으며 여기서는 pulse transformer 를 사용하여 필요한 절연을 유지할수 있고 또 어떠한 부하에도 신뢰성있게 gate on 상태를 확보하기 용이한 pulse train 방식을 채택하였다. 사용된 pulse 발생회로는 그림 4.5와 같이 나타낼 수 있고 실제 회로는 사진 4.3과 같다.

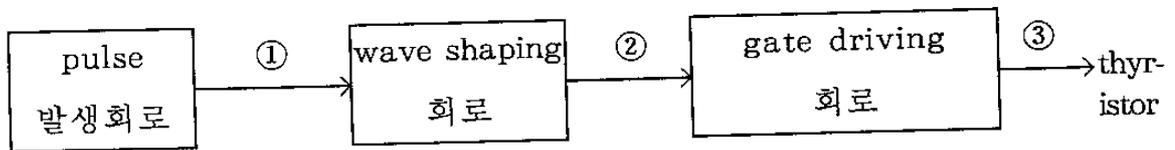


그림 4.5 thyristor 용 펄스발생회로

pulse 발생회로와 wave shaping 회로에 사용된 소자는 각각 UJT(2N2646) 과 monostable vibrator (74121) 로 주기  $60\mu s$ , pulse duty 50% pulse 크기 15V 의 pulse 를 gate driving 회로로 출력한다. 현재 사용된 gate driving 회로 내 pulse transformer 의 primary 와 secondary 간 절연내압은 2500V 로 특성시험시 인가전압에 유의하여 절연을 유지할 수 있도록 하여야 한다.

pulse 발생회로와 wave shaping 회로의 출력신호는 사진 4.4의 ①, ②와 전류가 zero 선을 통과할때 gate pulse가 zero 일 경우 thyristor 가 switching되는 현상을 방지하기 위해 wave shaping 회로의 출력펄스와 이와 위상이  $180^\circ$ 되는 펄스파형을 발생시켜 이 두 펄스의 합으로 thyristor 를

(5) GTO gate 구동 신호 발생회로

차단기의 closing switch 를 “ON” 시키면 앞의 동기투입제어회로에서 서술한바와같이 thyristor와 GTO를 ON 시키기 위한 step 신호가 latch 회로에서 크기 5V의 TTL level로 출력되며 GTO gate 구동회로의 입력신호로 요구되는 12V 크기를 만족시켜 주기 위해 12V의 zenor diode를 사용한 level adjusting 회로를 거치게 되며 이의 구성은 그림 4.6과 같이 표시될 수 있고 실제회로는 사진 4.5와 같다.

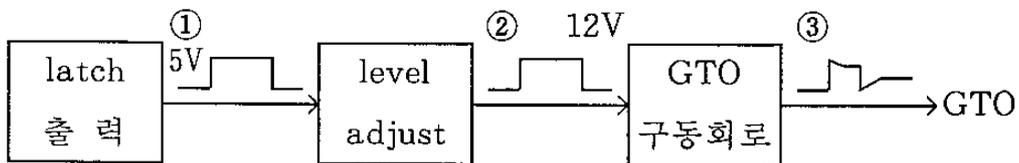


그림 4.6 GTO 구동신호의 흐름

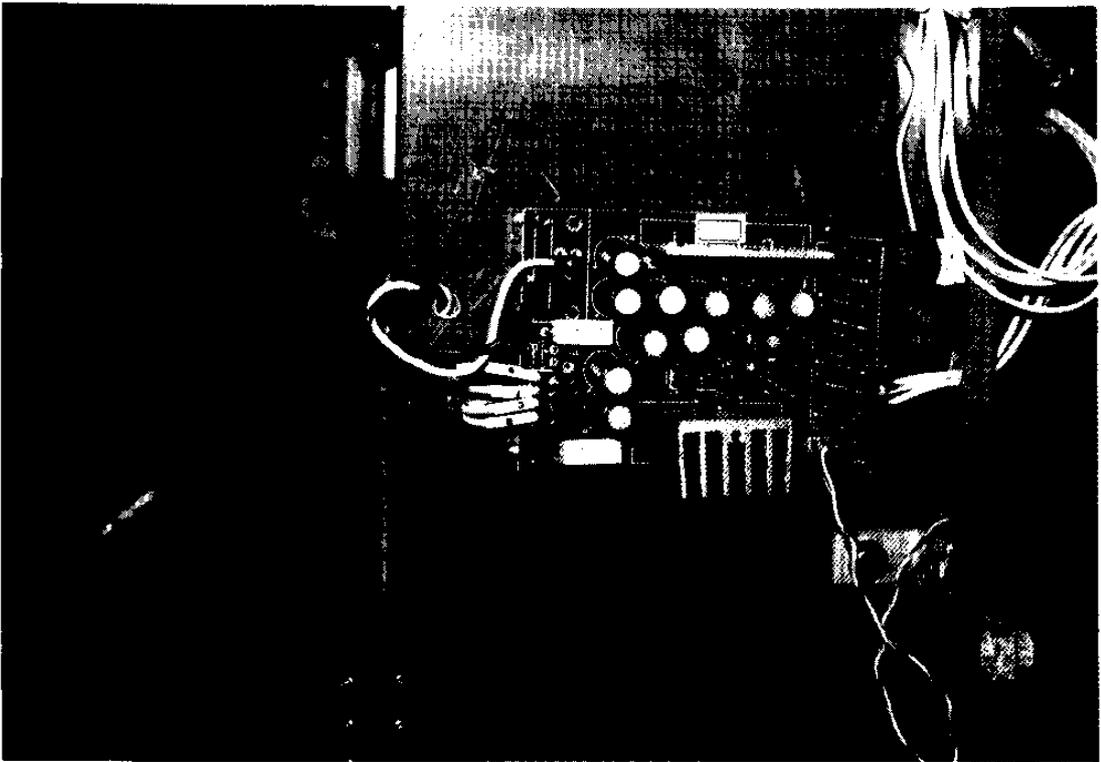
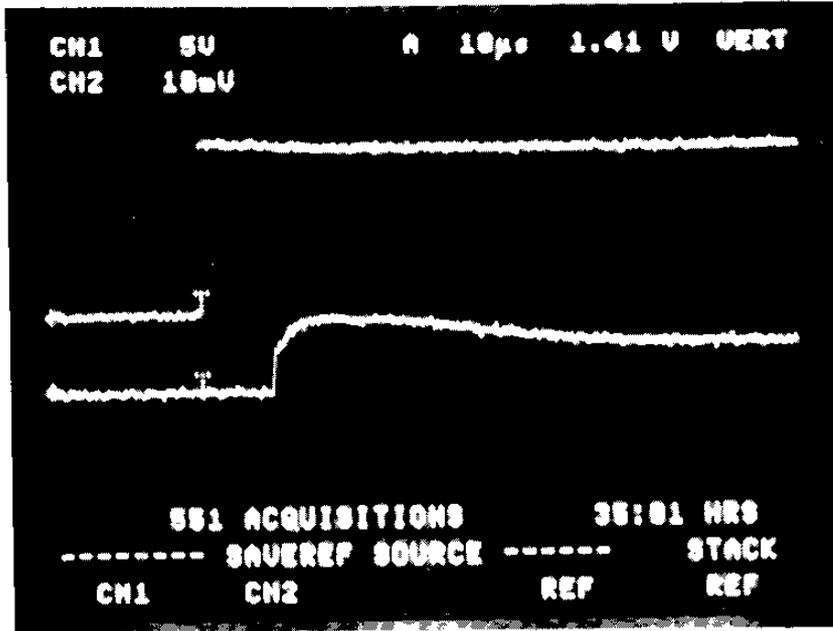


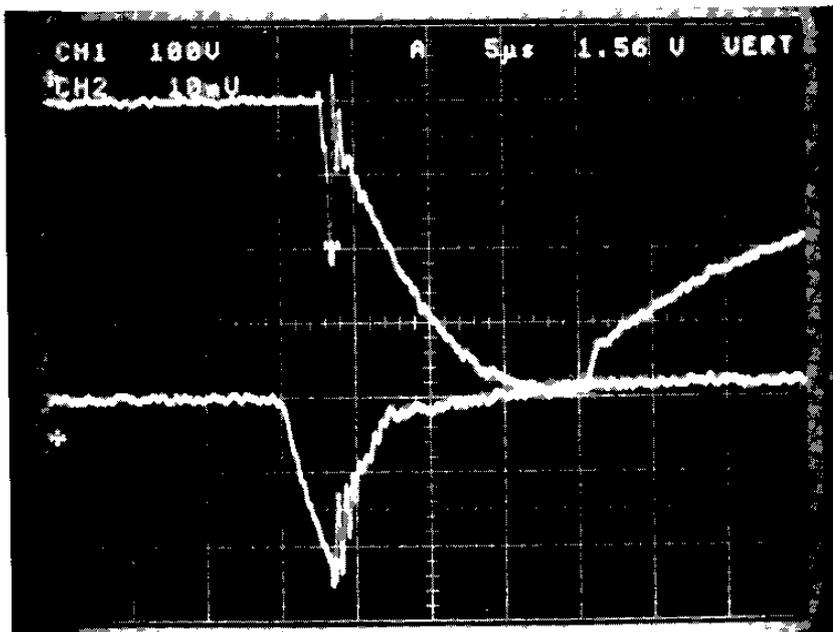
사진 4.5 GTO gate 구동회로



← 차단기 On  
Command 신호

← GTO gate 구동  
신호

사진 4.6 GTO turn-on시 gate 전류파형



← GTO off 시  
전류 파형

← GTO gate  
off 전류파형

사진 4.7 GTO turn-off시 gate 전류파형

사용한 GTO gate 구동회로의 입력과 출력파형 즉 그림 4.6 중 ②, ③의 파형을 사진 4.6에 나타내었으며 GTO 동작지령시점과 실제 동작시점과는

약  $10\mu s$  정도의 차이가 있음을 볼수 있고 또 GTO on시 gate 전류 첨두치가 다소 작음을 알수 있는데 이는 GTO 통전전류의 기울기가 클경우 GTO 소자에 다소 무리가 될 것이므로 추후 이의 개선이 요구되고 있다.

GTO off gate 전류 파형은 사진 4.7과 같고 off gate 전류상승률은 약  $50A/\mu s$ , gate 전류 첨두치는 약 130A로 사용된 GTO 소자의 gate 구동조건인  $di_{GQ}/dt \geq 40A/\mu s$ ,  $I_{GQ} \geq I_{TGQM}/5$ 로 미추어보아 약 650A 정도의 통전전류는 차단할 수 있음을 알수있으며 실제 차단결과는 모의사고전류 차단특성실험에서 살펴보기로 하자.

## 2. 모의 사고전류 차단특성실험

prototype 차단기의 차단특성을 살펴보기위해 콘덴서의 방전전류를 이용하여 사고전류를 모의하고 이를 prototype 차단기로 차단함으로써 GTO 차단시 과도현상과 GTO gate 구동회로의 특성평가를 실시하였으며 이에 사용된 회로는 그림 4.7과 같고 실제 회로는 사진 4.8에 나타내었다.

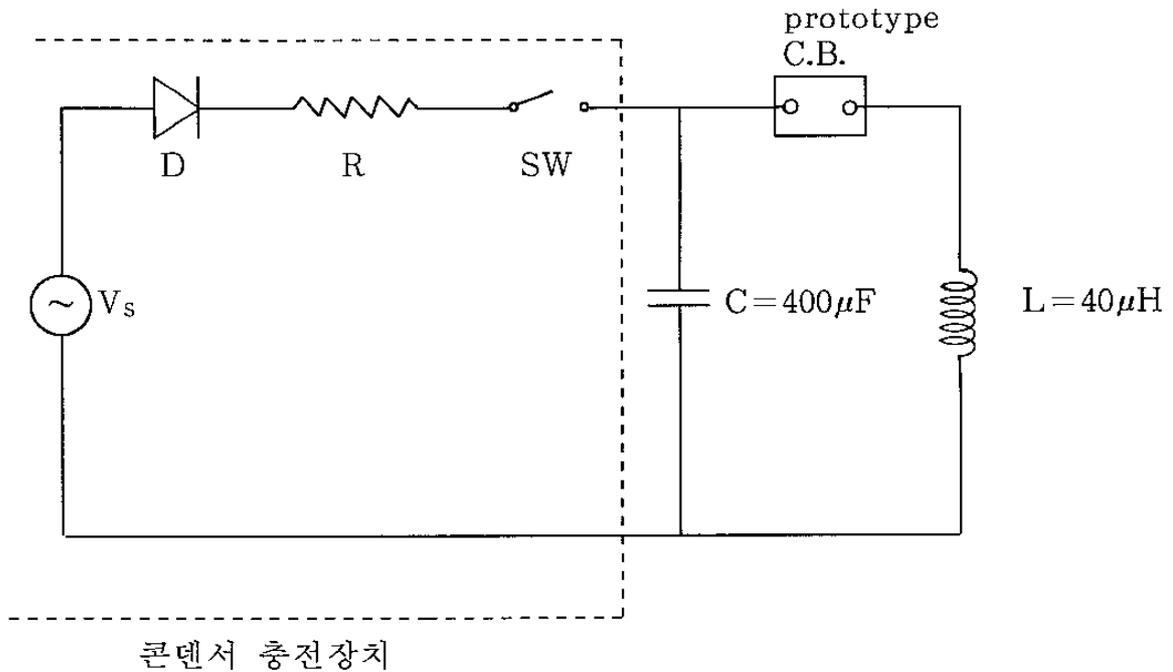


그림 4.7 사고전류 모의 회로

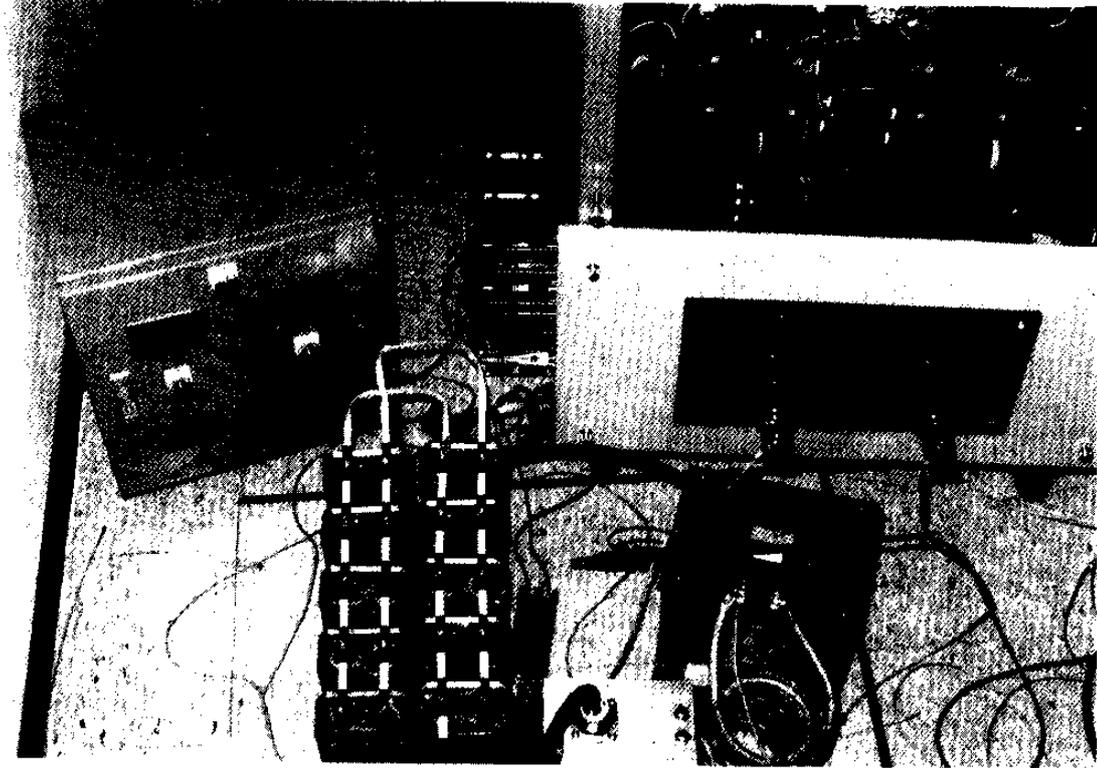


사진 4.8 사고전류모의회로

실험방법은 그림 4.7의 점선내 콘덴서 충전장치로 콘덴서를 일정전압만큼 충전시킨후 충전용 스위치(SW)를 off 하여 주실험 회로로 부터 충전회로를 분리시키고 제작된 prototype 차단기를 on 시키면 LC 회로의 방전회로가 구성되어지게 되어져 모의 사고전류가 prototype 차단기를 통하여 흐르게된다.

이때의 방전전류 특성은 다음식에 의해 결정되어진다.

$$f = \frac{1}{2\pi \sqrt{LC}}$$

$$I_{\text{peak}} = \frac{V_c}{Z_0}$$

$$Z_0 = \sqrt{\frac{L}{C}}$$

단  $V_c$  : 콘덴서 충전전압

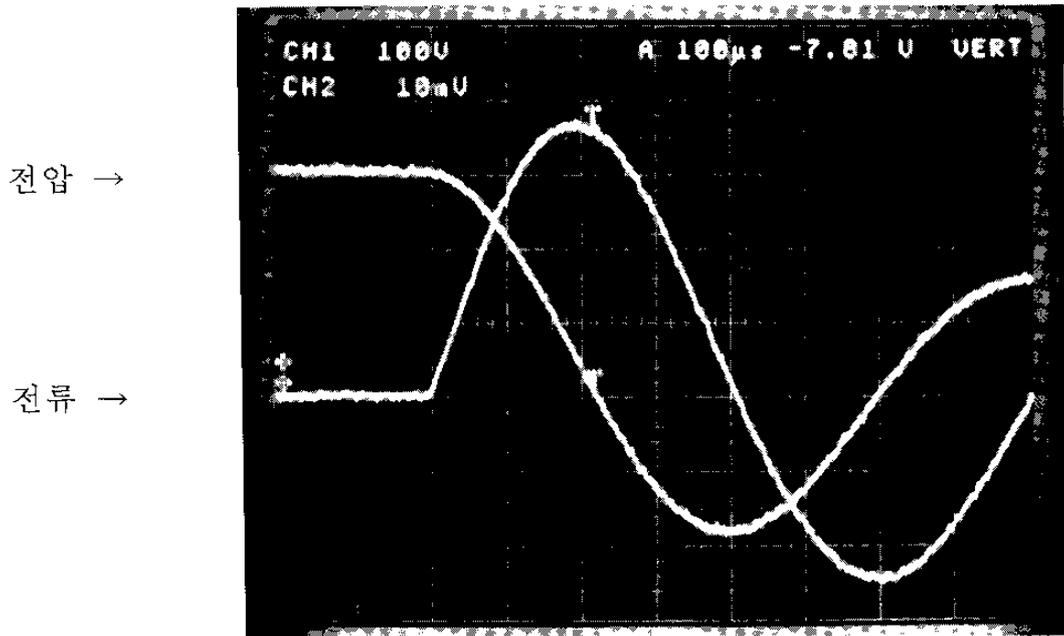
본 실험에서 C 값은 GE 사의 콘덴서 ( $40\mu\text{F}$ ,  $600V_{\text{peak}}$ ,  $10\text{KHz}$ ) 10개를 병렬로 결선하여  $400\mu\text{F}$ 로 설정하고 L 값은 약  $40\mu\text{H}$ 로 제작한 인덕터를 사용하였다.

설정된 회로의 방전전류특성은 위 식들에 의해 주파수  $1258\text{Hz}$ , 특성 임피던스  $0.32\text{ohm}$  와 콘덴서 충전전압에 의한 전류 peak 치가 충전전압의 약 3배 가량으로 나타나게되어 충전전압을 약  $250\text{V}$  정도 했을때 방전전류는 사진 4.9에 표시된 것과 같이 최초전류첨두치가 약  $720\text{A}$ , 초기 전류상승률이 약  $6\text{A}/\mu\text{s}$  로 실 사고전류를 충분히 모의할 수 있음을 알수 있다.

이 실험 조건에서 prtotype 차단기의 trip 전류크기를 약  $600\text{A}$ 로 조정하여 방전전류를 통전시키면 차단기는 모의 사고전류를 차단하게되고 이 결과의 전류, 전압파형을 사진 4.10과 같다.

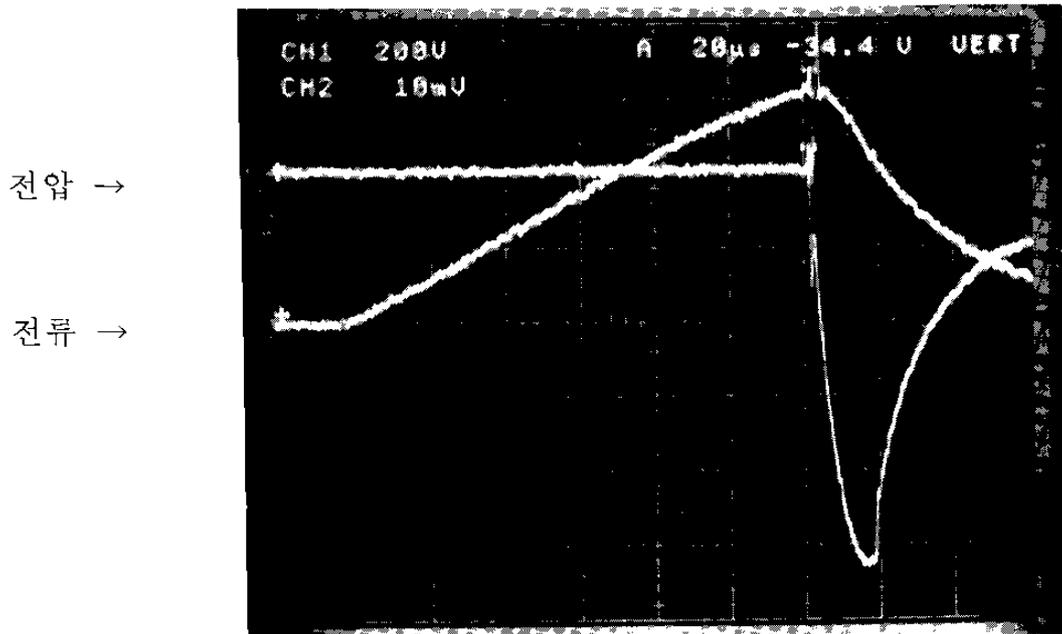
차단시험결과 약  $610\text{A}$  정도에서 차단이 되었고 과도전압은  $1080\text{V}$ 로 사용된 GTO 의 내압범위내에 포함되어 원만한 사고전류차단이 이루어졌으나 과도전압에서 초기 spike 전압( $V_s$ )이 다소 커 snubber 회로의 잔류인덕터 성분을 보다 작게 할수 있는 방안이 요구되어진다.

일반적으로 GTO 소자의 data sheet 로 부터 권장되어지는 snubber 회로의 잔류인덕터 값을 알수 있으며 본 실험에 사용된 IR 사의 1201 PGA 120A의 경우  $0.3\mu\text{H}$ 이하로 fall time이  $1.2\mu\text{s}$ , max. peak turn-off 전류 ( $I_{\text{TGOM}}$ )이  $1,200\text{A}$ 의 특성을 가지므로 turn-off시 전류기울기는  $1,000\text{A}/\mu\text{s}$  로 snubber 회로의 잔류 인덕터에 의한  $V_s$ 의 크기는  $L \frac{di}{dt}$  관계에서 약  $300\text{V}$ 로 추정할수 있다. 또  $V_s$ 에 영향을 미치는 snubber diode 의 순회복 특성으로 인해 IR 사의 100MLS 160을 사용할 경우 약  $50\text{V}$  정도의 상승효과가 있어 전체  $V_s$  값은 약  $350\text{V}$  정도로 실측정치가 이 이상치가 되지 않도록 하는것이 좋다. 이 실험을 토대로 실제 사고회로 환경에서의 과도전압을 예상하여 차단기 설계에 있어 소자 보호회로를 설계할 수 있다.



전류 200A/Div

사진 4.9 사고전류 모의회로의 전류, 전압파형



전류 200A/Div

사진 4.10 사고전류 모의 회로에서의 GTO 차단시 과도현상

앞서 설명한 “GTO turn-off analysis program” 을 통해 본 사고전류 모의회로를 분석한 결과를 실제 측정된 결과 즉 사진 4.10과 비교하여 보기 위해 그림 4.8에 나타내었다.

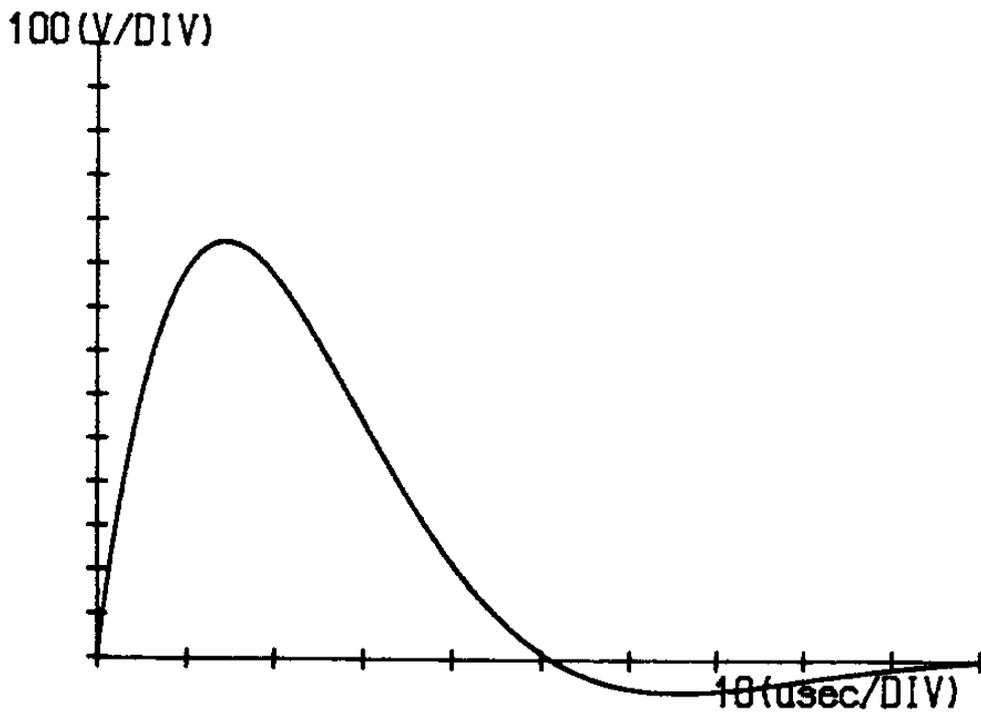


그림 4.8 분석프로그램을 이용한 과도전압 결과

## 제 5 장 차단소자의 직렬접선시 특성

SCR이 소개된 이래 전압저지능력이 계속적으로 계량되어오고 있으며 현재 약 5KV정도의 정격저지전압까지 실현가능하게 되었다. 그러나 아직도 많은 응용분야 즉 HVDC용 thyristor valve, SVC용 스위치, 고압 유도용 교류 스위치, 고압 교류차단기등 고압분야에서는 1개의 전압저지 능력만으로는 부족하여 여러개의 thyristor를 직렬접속하여 사용할 필요가 생기게 되었다.

이러한 직렬접속에는 소자의 특성상 각 소자간 전압의 균형적 분배가 다음과 같은 요인들로 인해 단순한 소자 접속만으로는 이루어지지않은 문제점이 있다.

- 1)소자의 순방향 및 역방향 누설전류의 크기차이로 인한 전압불균형
- 2)소자 접합용량의 차이로 인한 과도전압 분담의 불균형
- 3)hardware 구성상 stray capacitance에 의한 과도전압불균형
- 4)소자의 축적 carrier 크기차이로 인한 전류시 과도전압 불균형
- 5)소자의 turn-on 특성차이로 인한 전압 불균형
- 6)gate driver의 synchronizing 확보 미흡으로 인한 turn-on 시 전압의 불균형

이와같은 문제점들은 각각의 전압불균형 요인에 대한 보상책으로 균압회로를 적절히 설계함으로써 직렬접속의 실현을 가능하게 하며 여기서는 균압회로 설계에 대해서 살펴보겠다.

### 1. 소자의 정특성에 의한 영향

thyristor를 직렬접속할 경우 전압 불균형이 발생할 수 있는 첫번째 요

인은 thyristor의 정특성 즉 off 상태에서의 전압, 전류 특성의 소자간 차이로 말미암은 것으로 전압, 전류 특성의 차이에 의한 전압분담의 이유는 그림 5.1 에서 보는 바와 같다.

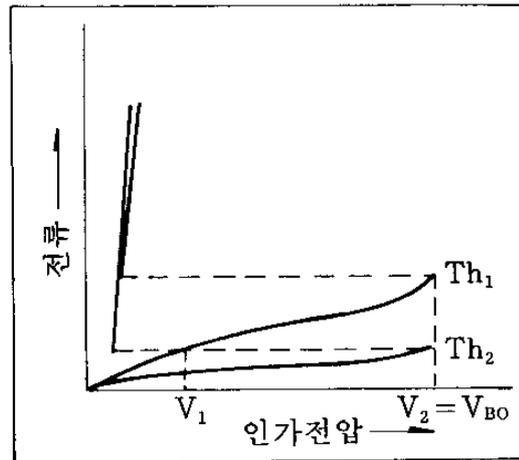


그림 5.1 thyristor의 정특성에 의한 전압분담

그림에서 보는 바와 같이  $th_1$ 과  $th_2$ 가 직렬로 결선된 경우 전압분담은 off 전류가 작은  $th_2$ 에 큰 전압이 인가되고 off 전류가 큰  $th_1$ 에는 작은 전압밖에 인가되지 않음을 알 수 있다. 그 결과  $V_{BO}$ 가  $V_2$ 인 소자 2개를 직렬로 결선하면 전체 내압특성은  $2V_2$ 를 가지는 것이 아니라  $V_1 + V_2$ 의 내압밖에 가질 수 없게 된다. 이러한 정특성의 차이에 의한 전압 불규형은 그림 5.2와 같이 병렬저항을 접속함으로 해결하는 것이 효과적이다.

직렬접속시 저지전압의 최대불균형은 1개 소자가  $I_b(\min)$ 의 최소 누설 전류를 나머지가 모두  $I_b(\max)$ 의 최대누설전류를 가지고 있을 경우 발생하며 여기서는 이때를 기준으로 최대  $R_p$  저항값을 산출해 보면 다음과 같다.

이 경우 병렬저항  $R_p$ 를 통하는 전류는

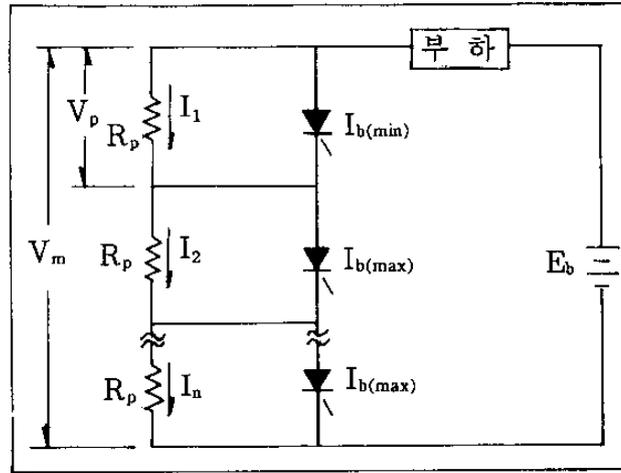


그림 5.2 병렬저항에 의한 전압 균등회로

$$I_1 > I_2 = I_3 \dots = I_n$$

로 되고 최대 저지전압을  $V_p$ 로 하면

$$V_p = I_1 R_p$$

로 나타나게 된다.

전체 string 의 최대 저지전압을  $V_m$ 으로 하면 다음과 같은 관계가 성립되고

$$V_m = V_p + (n-1)R_p I_2$$

$$\Delta I_b = I_1 - I_2$$

위 세식에서 아래와 같은 분압저항값을 구할 수가 있다.

$$R_p = \frac{nV_p - V_m}{(n-1) \cdot \Delta I_b}$$

분압저항은 전력을 소비하기때문에 되도록 큰 저항을 사용하는 것이 바람직하며 이를 위해서는 윗식상에서  $\Delta I_b$ 값이 작을수록 좋으므로  $\Delta I_b$  값이 최소화 될 수 있도록 소자를 선정하는 것이 바람직하다.

이  $R_p$ 에 의해 소비되는 전력손실은 thyristor에 인가되는 전압에 의해

결정되며 인가전압이 정현파일 경우 다음식과 같이 표현되어진다.

$$P = \frac{E_p^2}{2R_p}$$

단  $E_p$  : 정현파의 첨두전압치

## 2. 소자의 동특성에 의한 영향

직렬 결선된 thyristor string 의 전압불균형의 또 한가지 요인으로서는 thyristor의 동특성 즉 switching 시 특성 차이로 turn-on 특성과 turn-off시 역회복 특성의 불일치로 볼 수 있다.

그러면 먼저 turn-on 특성의 영향을 살펴보면 string 내 소자들의 turn-on time이 서로 다르기 때문에 발생하는 것으로 이는 그림 5.3 에서 보는 바와 같다.

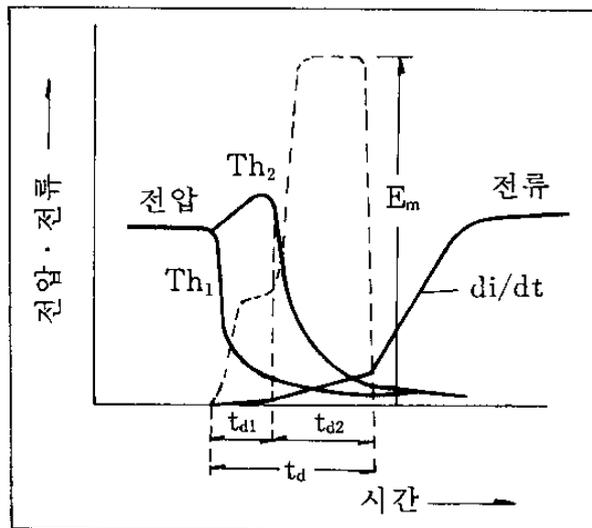


그림 5.3 turn-on 시간특성에 따른 전압 불균형

이 그림은 2개의 thyristor가 직렬결선된 경우를 나타낸것으로  $Th_1$ 이  $Th_2$ 보다  $t_{d1}$ 만큼 빨리 전압강하가 일어나  $Th_2$ 가 turn-on 할 때까지 불평형

상태를 유지하게 된다. 이 경우 최악의 상태는 회로 전체 전압이  $Th_2$ 에 인가되게 되며 이 원인은 turn-on 시간의 지연이 지배적 요인이 되나 turn-on 시 통전전류의 상승률에도 영향을 받는다. 이러한 전압 불균형을 해소하는 방안으로 가포화 리액터와 분로 콘덴서를 사용하는 것이 효과적이다.

다음으로 turn-off시 역 회복 시간의 차이로 발생하는 전압 불균형에 대해 살펴보기 위해서는 역회복 특성이 다른 2개의 thyristor를 직렬접속한 경우의 파형을 그림 5.4에 나타내었다.

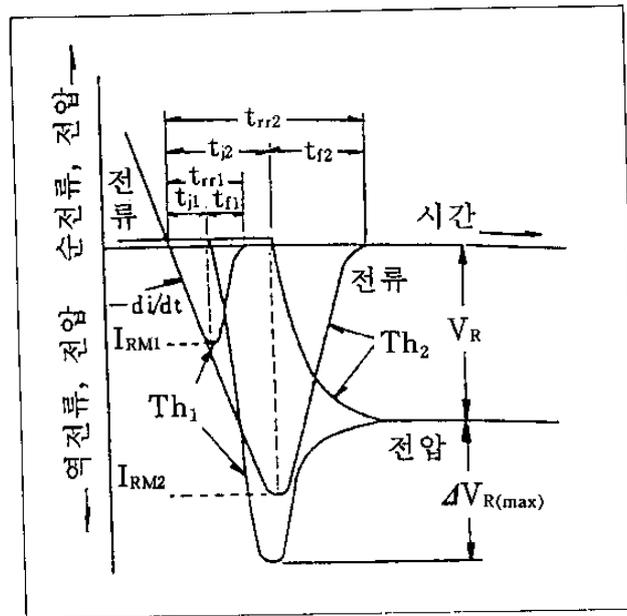


그림 5.4 역회복특성 차이에 의한 전압 불균형

이 그림에서 보아 알 수 있는 바와같이 전압의 불균형은 역회복시간이 짧은 소자에 전압 분담이 커지게 되며  $Th_1$ 이 완전히 회복한점  $trr_1$ 에서 전압 불평형은 최대에 달하게 되고  $Th_2$ 가 회복된 시점  $trr_2$ 에서 균형을 찾게 된다. 이러한 전압 불균형은 분로 콘덴서를 사용함으로써 효과적으로 억제할 수 있으며 이는 그림 5.5에 보는 바와 같다.

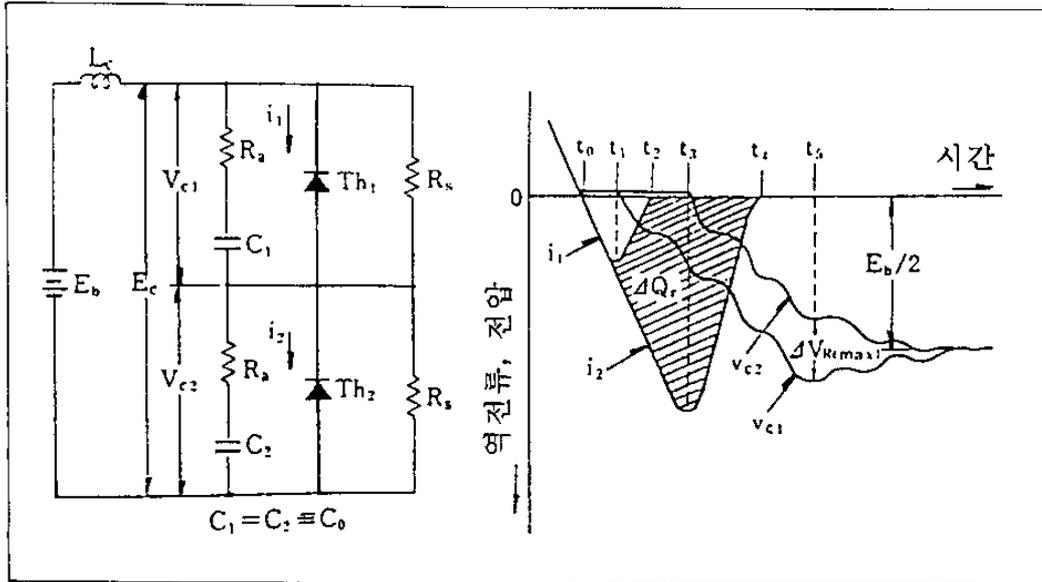


그림 5.5 분로 콘덴서를 사용한 전압균등회로

그림에서 표시된 불평형 전압의 최대치  $\Delta V_R(\max)$ 는 두 thyristor의 역회복 전하량의 차이가  $\Delta Q_r$ 일 때 다음식으로 나타날 수 있다.

$$\Delta V_R(\max) = \Delta Q_r / C_1$$

또 분로 콘덴서에 충전된 전압의 최대치를 역회복이 빠른 소자와 느린 소자에 대해 각각

$$V_{c(\text{fast})} = \frac{1}{n} [E_c + (n-1) \cdot \Delta V_R(\max)]$$

$$V_{c(\text{slow})} = \frac{1}{n} [E_c - \Delta V_R(\max)]$$

으로 표시되며 이를 통해 분로 콘덴서의 C값은

$$C \geq \frac{(n-1) \Delta Q_r(\max)}{nE_p - E_c} \quad \text{단 } n \text{은 : 직렬소자수}$$

으로 나타나고 이를 만족하는 C값과 역회복 전압의 차이에 의한 불평형 전압의 계산 결과는 그림 5.6과 같다.

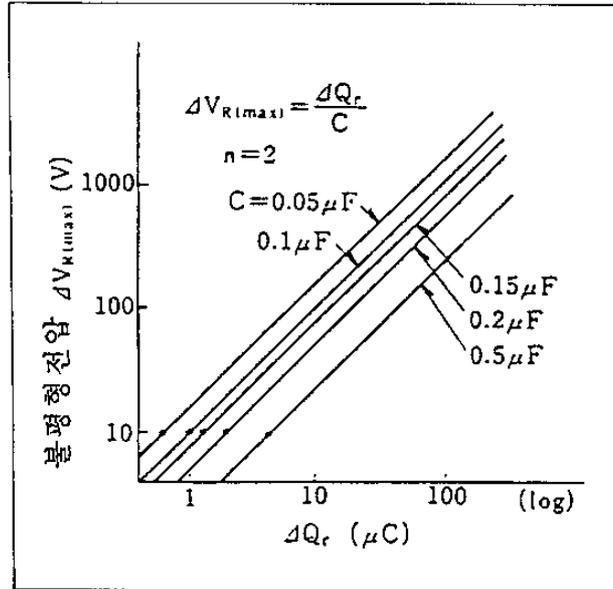


그림 5.6 역회복 전하차에 의한 불평형 전압

실제 회로는 turn-on 시  $di/dt$ 를 억제하기 위해 분로콘덴서는 반드시 저항  $R_a$ 를 삽입하여 사용한다.

### 3. 직렬결선시 소자 trigger회로

thyristor를 직렬로 접속시 직렬 string내의 모든 thyristor는 동시에 trigger되어야 하며 이 경우 trigger회로의 접지점 즉 각 thyristor의 cathode전위가 다르기 때문에 trigger회로의 절연에 적절한 대책이 강구되어야 하며 이에 따른 trigger방식을 대별하면 종속 trigger방식과 독립 trigger방식으로 볼 수 있다.

#### 1) 종속 trigger 방식

종속 trigger방식이란 단일 trigger신호로 직렬 string중 1개의 소자가 trigger되면 이에 의해 다른 소자들도 trigger되는 방식으로 그림 5.7과 같이 구성되어질 수 있다.

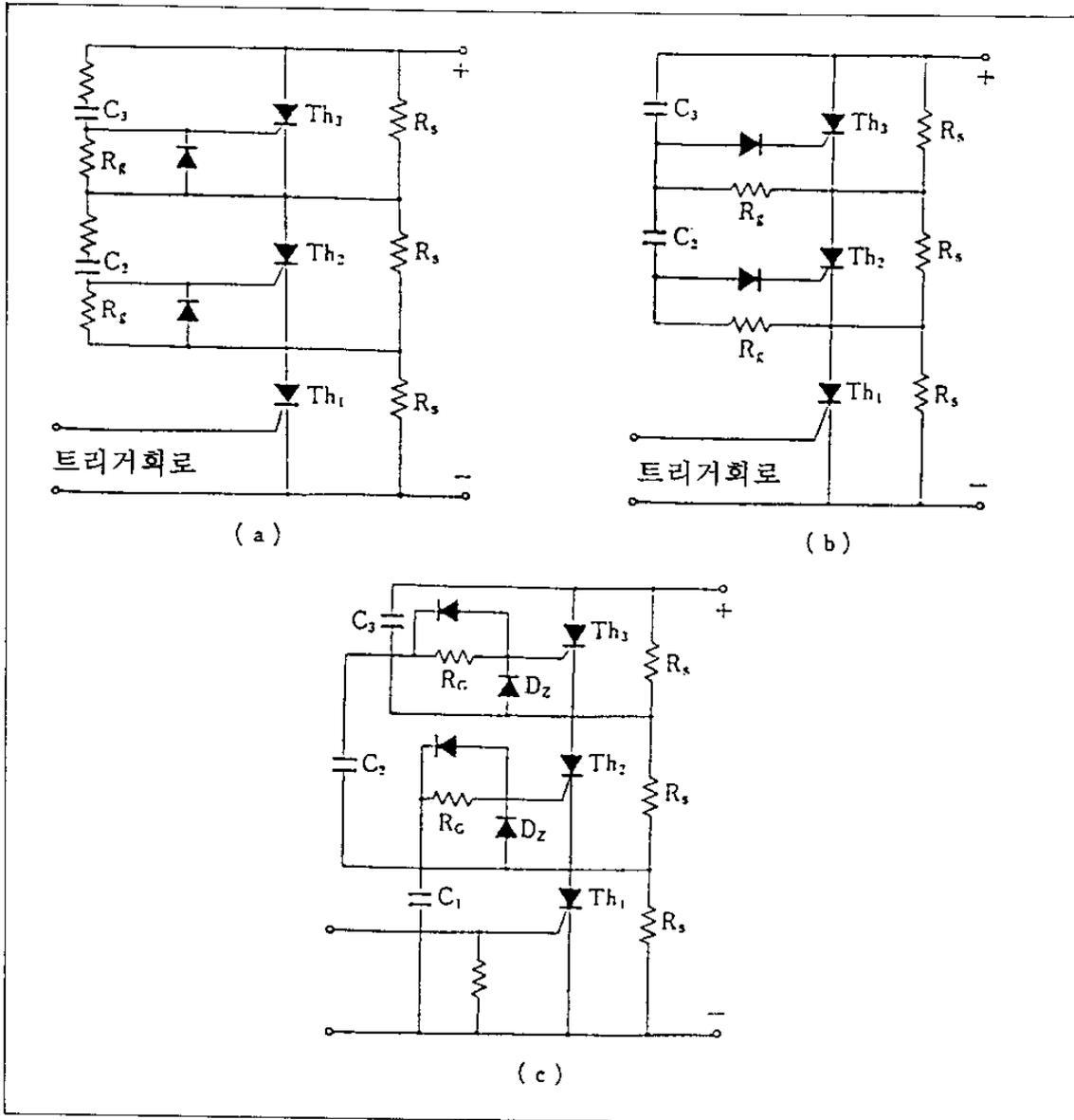


그림 5.7 종속 trigger 방식

그림 중 a)는  $Th_1$ 을 trigger시킴에 따라 지금까지  $Th_1$ 에 인가 되었던 전압분이 나머지 thyristor들에 전가되어 전압상승효과가 발생하게 되고 따라서  $C_2, C_3$ 에 충전류가 흐르게 되어  $Th_2, Th_3$ 를 동시에 trigger시키는 방식이다.

이 방식은 전원전압의 변동에 의해  $Th_2, Th_3$ 가 오동작할 가능성이 있어

설계시 주의를 요한다. 또 이 방식은 직렬 소자 수가 많아질 경우 충분한 gate 입력을 얻기가 어려운 점이 있어 이 경우 그림 중 b), 혹은 c)의 방식을 이용한다. 그러나 이러한 종속 trigger 방식에는 최초로 trigger되는 소자로부터 직렬 string 중의 전소자가 trigger되기까지 직렬소자의 수에 비례해 지연시간이 소요되어지는 결점이 있다.

따라서 저압측으로부터 고압측으로 순차적인 trigger를 시행할 경우 고압측의 소자들은 과도적인 전압분담의 부담이 많아지고 이는 직렬 소자 수가 많아질수록 심각해지므로 고압측 소자의 과도전압에 대한 보다 많은 고려가 요구되어진다.

그러므로 종속 trigger 방식은 비교적 간단히 직렬 string을 동작시킬 수 있으나 전원전압의 변동에 따른 오동작의 가능성과 turn-on시 지연 시간이 긴 점 직렬 소자 수가 turn-on시의 과도과전압에 의해 제한을 받는다는 점 등의 문제점을 가지고 있다.

## 2) 독립 trigger 방식

이 방식은 pluse transformer에 의한 것과 광스위치에 의한 방식으로 나누어 볼 수 있으며 pluse transformer를 사용한 방식은 그림 5.8과 같다.

이 방식은  $Th_1$ 와  $Th_2$ 의 gate-cathode간의 임피던스가 다를 경우 임피던스가 낮은 쪽으로 gate의 전류가 집중적으로 흐르기 때문에 임피던스가 큰 쪽은 gate 전류가 흐르지 않을 가능성이 있다. 이러한 것을 방지하기 위해 gate저항  $R_G$ 대신에  $C_G$ 를 사용하는 방안이 강구되었으며 이 경우 최초는 gate 임피던스가 낮은 쪽으로 전류가 집중되어 흐르나 이 전류에 의해  $C_G$ 가 충전되면 동가적으로 임피던스가 증가한 것으로 되어 임피던스가 높았던 다른 소자의 gate쪽으로도 전류가 분류되어 최종적으로는 거

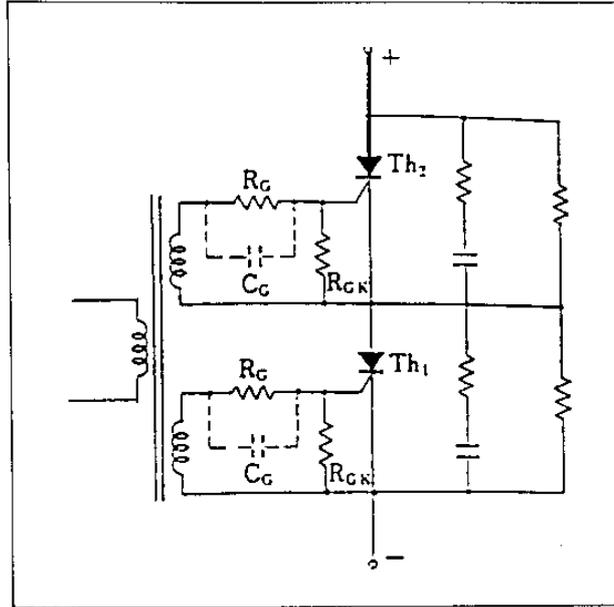


그림 5.8 pulse transformer를 사용한 trigger 방식

의 균일한 gate power가 각 gate에 공급되어지게 된다.

본 연구의 prototype 차단기에 사용된 gate trigger 방식은 동일한 trigger 신호로부터 각각의 pulse transformer를 사용하여 수행함으로 이와 같은 임피던스 불평형에 의한 문제점과 pulse transformer의 절연특성 문제를 최소화 하였으나 이 경우 pulse transformer의 전달특성의 상이함으로 인한 thyristor의 동작시간의 차이에 대해서는 세심한 고려가 필요하다. 다음은 광스위치 소자를 사용한 경우의 trigger회로로 그 구성은 그림 5.9와 같이 나타날 수 있다.

이 그림에서 LAS는 광스위치 소자를 나타낸 것으로 빛을 이에 비취 줌으로 trigger되는 것이며 직렬 string중의 각 소자의 gate 회로로 구성된 LAS가 동시에 trigger되어 각각의  $C_L$ 로부터 방전되는 전류에 의해 동작하게 되는 것이다. 이러한 독립 trigger방식의 경우는 큰 결점은 없으나 일반적으로 회로가 복잡하고 또한 pulse transformer 설계시 내압 설계에

충분한 고려가 필요하다.

이상에서 살펴본 바와 같이 사용 전압의 상승에 따라 불가불 고려되어야 하는 소자의 직렬결선 문제는 소자선정, 전압균등회로설계, gate 구동회로의 동기성 및 절연적인 측면에서 세심한 고려가 필요하며 차기 수행 기간에서는 본장에서 서술된 내용을 바탕으로 실제적 실험을 통하여 직렬 결선에 관련된 기술이 축적되어야 되리라 생각된다.

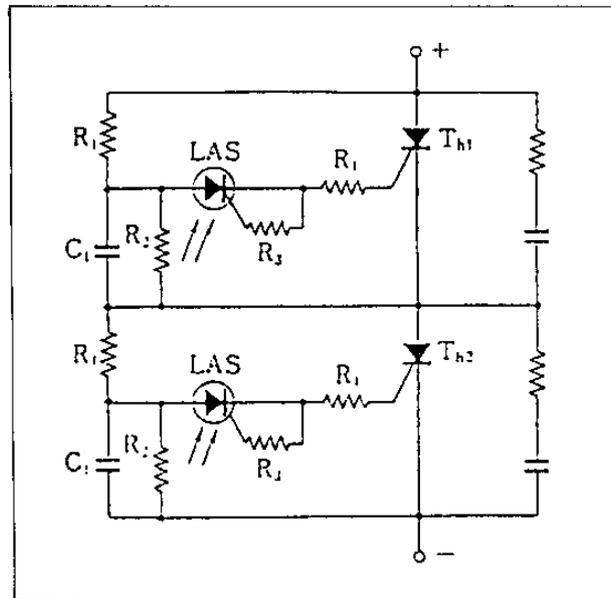


그림 5.9 광스위치를 이용한 trigger 방식

## 제 6 장 결 론

본 과제에서는 자기소호형 소자인 GTO와 한류저항을 사용한 새로운 방식의 반도체 차단기를 제안하고 이 차단기의 사고전류차단기 과도현상을 수식적 모델과 EMTP를 이용하여 분석함으로써 반도체 차단기 설계에 필요한 기본적 연구를 수행하였다. 또 제안된 방식의 prototype 반도체 차단기를 제작하여 동작특성 실험을 실시하였으며 이에 필요한 차단기 투입 및 trip 회로를 설계 제작하였다.

차단기 성능 실험에 있어서는 콘덴서 방전 전류를 이용하여 실제 사고 전류를 모의하여 GTO차단성능을 확인하고 차단시 과도전압에 대해서는 software의 분석결과와 비교검토함으로써 software simulation 결과에 대한 신뢰성을 확인하여 다양한 차단환경에서의 차단기 설계에 대처할 수 있도록 하였다.

추후 차단기 정격 전압의 고압화에 따른 차단소자의 직렬결선시 문제점 해결과 냉각 방식 연구를 수행함으로써 반도체 차단기의 구성을 현실화하여 차단기 분야의 성능향상에 이바지 하고자 한다.

## 참 고 문 헌

1. Toshimasa Jinzenji, Toshiaki Kudor, "GTO DC Circuit Breaker Based on a Single-chip Microcomputer" IEEE Trans. on Industrial Elec. Vol. IE-33 NO.2 MAY 1986
2. Keiji Kishi, Katsuhiko Takigami, "Ultra High Speed Solid-State Circuit Breakers For AC and DC Power Lines" PESC 74 RECORD
3. T.H.Lee, J.A.Smith, C.H.Titus, "Static Power Circuit Breakers A New Tool for the Future", Proceeding of the American Power Conference, Vol.33, 1971
4. T.Suzuki, "Present Status and Future Trend on Semiconductor Circuit Breakers", JIEE Journal Vol. 102 NO.9 Sept. 1982
5. J. Zyboriski. "Thyristor Circuit Breaker for Overcurrent Protection of Industrial DC Power Installation" Proc. IEE. Vol.123, NO.7 July, 1976
6. M.Khalifa, "On the Possibility of a High Voltage Solid State Circuit Breaker", IEE. Conference NO. 182, 1979
7. W.Mcumurray, "Optimum Snubbers for Power Semiconductors", IEEE Trans. on Indus. Appl., Vol. IA-8, NO. 5, Sep/Oct 1972
8. G.N. Pevankar and P.K.Strivastava, "Turn-off Model of an SCR," IEEE Trans. Ind. Elec. Contr. Instr. Vol. IECI-22, PP.507-510, Nov, 1975
9. C.W.Lee. S.B.Park, "Design of a Thyristor Snubber Circuit by Considering the Reverse Recovery Process", IEEE Trans. on Power Electronics, Vol.3, NO.4, Oct. 1988

10. K.C.Daly. "McMurray's Thyristor/Diode Snubber Revisited", IECON '88.
11. GTO 기술자료, International Rectifier
12. Thyristor Date Book, AEG.
13. W.McMurray. "Thyristor Commutation in DC Choppers—A Comparative Study", IEEE Trans. on Industry Appl. Vol. IA—14, NO.6, Nov/Dec 1978.
14. G.K.Dubey, "Classification of Thyristor Commutation Methods", IEEE Trans. on Indus. Appl. Vol.IA—19, NO.4 July/Aug. 1983.
15. EMTP Rule Book

## 주 의

1. 이 보고서는 과학기술처에서 시행한 특정연구개발 사업의 연구보고서이다.
2. 이 연구 개발 내용을 대외적으로 발표할 때에는 반드시 과학기술처에서 시행한 특정연구개발사업의 연구결과임을 밝혀야 한다.